

Was macht ein AD-Wandler:

- Eine analoge Größe kann beliebige Werte annehmen und zwischen diesen mit fließendem Übergang wechselt.
- Eine digitale oder diskrete Größe ist ein Zählwert. Dieser kann sich nur in einheitlichen Schritten ändern.
- Ein Analog-Digital-Wandler (ADU) unterteilt einen Spannungsbereich in eine Anzahl von Intervalle und weist jedem dieser Intervalle eine Zahl.
- Allen Spannungen, die sich beispielsweise im vierten Intervall befinden, wird eine Zahl "4" zugeordnet.

Unbedingt bei Quantisierung und Abtastung des Signals zu beachten:

- Für Abtastung ist die Abtastfrequenz sehr wichtig (grundlegend sollte diese hoch sein !.)
- Wirklich erforderlich ist jedoch nur eine Frequenz, die dem Shannonsche Abtasttheorem genügt. Dieses besagt, dass die Abtastfrequenz mehr als doppelt so hoch sein muss, wie die höchste im Nutzsignal vorkommende Frequenz.
- Was passiert bei Verstoß: Frequenzanteile oberhalb dieser Frequenz werden in das Nutzsignalbereich hinein gespiegelt. Man nennt dies Aliasing. Ein sehr störender Effekt, der jedoch durch die Verwendung eines Sample-and-Hold-Gliedes verhindert werden kann (Tiefpass).

Die wichtigsten drei Algorithmen sind:

- 1. Dual-Slope Wandler (für gleichbleibende Größen z.B. Multimeter)
- 2. Sukzessive Approximation (für Audioanwendungen)
- 3. Flash-Wandler (für Speicheroszilloskop, Videoanwendungen)

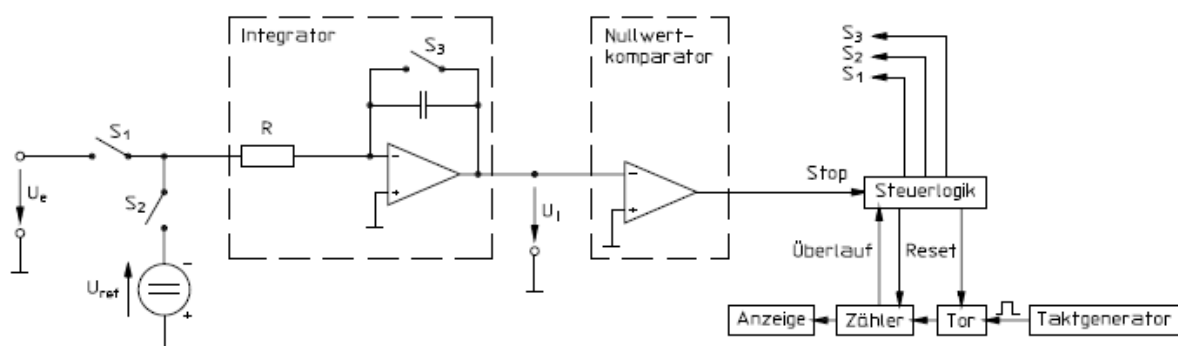
Dual-Slope Wandler

Vorteil:

- Die Temperaturabhängigkeit wird durch den doppelten Ladevorgang kompensiert
- wenig Aufwand und hohe Genauigkeiten, wenn der Zähler genügend Stellen hat

Nachteil:

- Zeitdauer für Umsetzung im ms-Bereich → nur für statische Signale

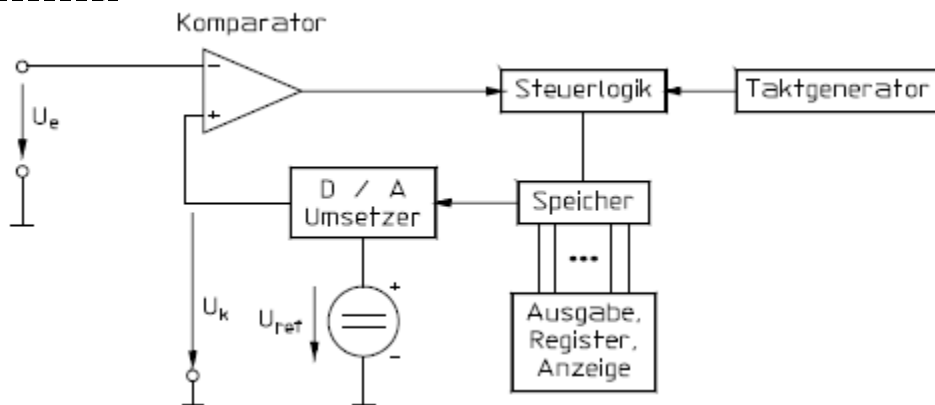


Grundprinzip:

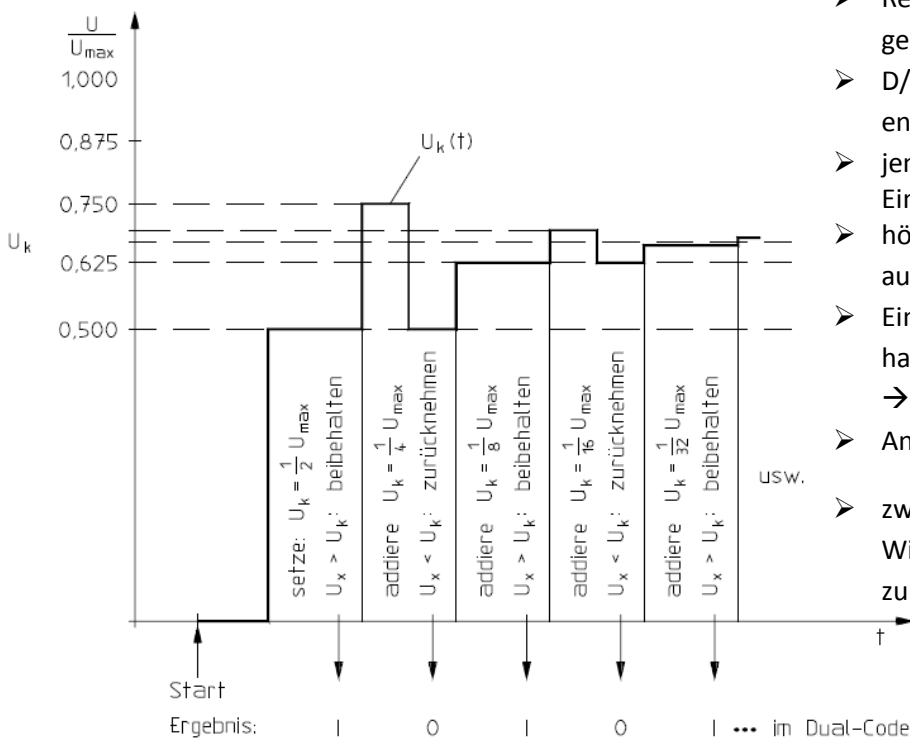
- S1 geschlossen: Kondensator über Ladewiderstand aufgeladen
- gespeicherte Ladung ~ Spannung
- S2: benötigte Zeit gemessen, den Kondensator wieder zu entladen
- Entladezeit wird vom Digitalzähler gemessen
- Zählerstand ~ Eingangsspannung = digitale Ausgangsgröße
- S3: Vorbereitung auf nächste Messung → Kondensator wird entladen und Zähler auf Null gesetzt

Sukzessive Approximation)

Schaltung:



Beispielablauf:



Ablauf:

- Register wird Anfangs auf Null gesetzt
- D/A-Wandler erzeugt eine entsprechende Spannung
- jene Ausgangsspannung wird mit Eingangsspannung verglichen
- höchste Bit des Speichers (MSB) auf Eins gesetzt
- Eingangsspannung oberhalb des halben Aussteuerbereiches
→ Bit bleibt gesetzt
- Anderenfalls → MSB wird gelöscht
- zweithöchste Bit gesetzt und Wiederholung des Vorganges bis zum Abschluss

Flash-Wandler)

Das Eingangssignal wird gleichzeitig an mehrere Komparatoren gelegt, deren Anzahl von der gewünschten Auflösung abhängt. Im Falle eines 4Bit Flash-Wandlers sind 15 Komparatoren erforderlich. Jeder von ihnen überprüft die Eingangsspannung auf Erreichen eines von insgesamt 15 Schwellenwerten. Die 15 Komparatorausgänge fasst ein Kodierer zu dem entsprechenden Binärwort zusammen. Die Umsetzzeit des Flash-Wandlers ist lediglich von der Reaktionszeit der Komparatoren und von der Durchlaufzeit des Kodierers abhängig und liegt typisch bei 20ns. Da alle Spannungstests gleichzeitig durchgeführt werden, kann auf ein S&H-Glied verzichtet werden.

Quellen (Stand aller Quellen ist der 27.05.09 um 18Uhr):

- <http://www.mdt.tu-berlin.de/lehre/mt1/Skript/mt1skript.pdf>
- <http://www.mdt.tu-berlin.de/lehre/mt1/vorlesung/MT1KAP4.PDF>
- <http://de.wikipedia.org/wiki/Analog-Digital-Umsetzer>
- http://www3.tu-ilmenau.de/fakia/fileadmin/template/startIA/mhe/lehre/itechnik/V_ADgesamt_n.pdf
- http://www.et.fh-muenster.de/persons/mertens/se_folien/se-kap9.pdf