

MOSFET (Metal-Oxid-Silizium Feldeffekttransistor)

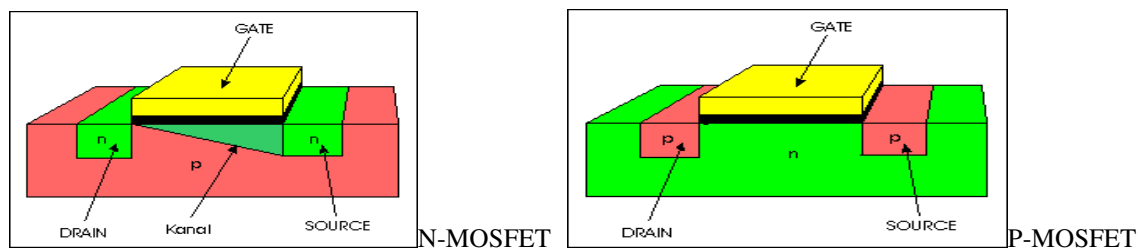
Inhaltverzeichnis

<i>Inhaltverzeichnis</i>	<i>1</i>
<i>1. Einführung in die MOS Schaltungen und Aufbau eines MOSFETs</i>	<i>2</i>
<i>2. Wirkungsweise eines N-MOSFETs und Berechnung von I_D</i>	<i>3</i>
<i>3. Vor- und Nachteile einer MOS-Schaltung</i>	<i>5</i>
<i>4. Beispiele: NAND und NOR-Schaltung</i>	<i>5</i>
<i>5. Quelle</i>	<i>6</i>

1. Einführung in die MOS Schaltungen und Aufbau eines MOSFETs

Heute wird der überwiegende Teil der Logik-Schaltungen in MOS-Technologie hergestellt. Sie sind fast ausschliesslich aus MOS-Transistor aufgebaut.

Die erste begrifflich ähnliche MOSFET-Struktur wurde 1930 von Julius Edgar Lilienfeld und Oskar Heil unabhängig voneinander vorgeschlagen und patentiert, aber bis 1960 konnte der erste MOSFET aus technologischem Grund nicht erfolgreich demonstriert werden. MOSFET wurde heutzutage mit Hilfe Silizium-Planar Technologie realisiert und sie als gegenwärtige Standard-Technologie zu betrachten. Planartechnologie bedeutet, die Bauelemente einseitig auf dünnen Silizium-Scheiben (engl. wafer) als ebene, nebeneinander angeordnete Strukturaufzubauen. "Planar" oder "eben" bleibt im Verlaufe der Herstellung die Silizium-Oberfläche unter einer dünnen SiO₂-Schicht, deren Eigenschaften entscheidend für die technische Verbreitung der Planar-Technologie wurden.

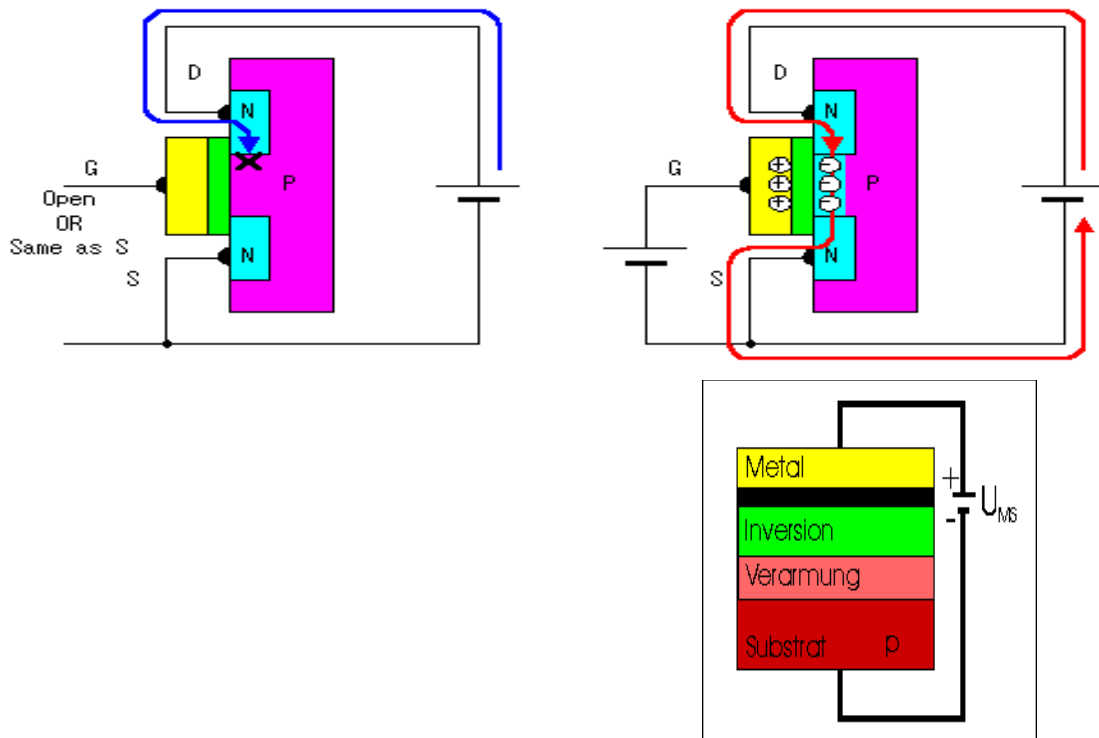


Man unterscheidet zwei Typs von MOSFET: der selbstsperrende MOSFET (Anreicherungstyp) und der selbstleitende MOSFET (Verarmungstyp). Und nach dem Aufbau unterscheidet man noch zwei Typs: N-MOSFET und P-MOSFET. Ein MOSFET hat drei Anschlüsse: Gate, Source und Drain.

Ein MOSFET besteht aus p-typ und n-typ Halbleiter, einem Isolator (Dielektrikum), und einem Metallschicht als Gate. Bei einem **selbstsperrenden** N-MOSFET ist der p-typ Halbleiter als Substrat und der n-typ Halbleiter als Source und Drain. Der **selbstsperrende** P-MOSFET basiert auf einem n-dotierten Substrat, welches durch Diffusion an zwei Stellen p dotiert ist. Auf das Substrat werden, wie beim NMOS-Transistor, ein Dielektrikum und ein Metall aufgebracht.

Beim **selbstleitenden** N-MOSFET wird das p-dotierte Substrat zwischen den beiden n-dotierten Bereichen leicht n dotiert. Beim **selbstleitenden** P-MOSFET wird das n-dotierte Substrat zwischen den beiden p-dotierten Bereichen leicht p dotiert.

2. Wirkungsweise eines N-MOSFETs und Berechnung von I_D



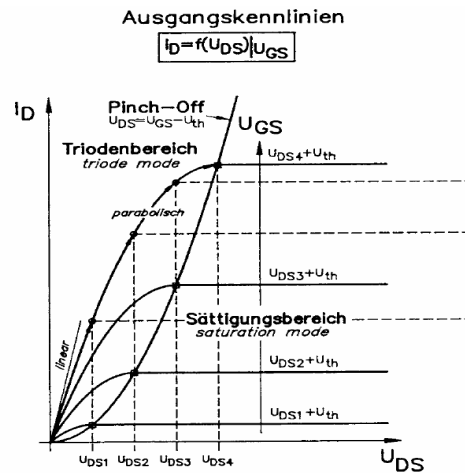
Ein Transistor steuert einen Ausgangstrom durch Eingangstrom, aber eine MOSFET steuert einen Ausgangstrom durch Spannung, der Eingangstrom fließt nicht. Bei einem **selbstsperrenden** N-MOSFET kann durch Anlegen einer Spannung in P-Substrat ein negativer Bereich erzeugt werden. U_{th} (Schwellenspannung) kennzeichnet den Punkt, an dem keine freien Löcher zur Verfügung stehen. Elektronen (Minoritätsträger) finden keine Rekombinationspartner mehr und stehen als freie Ladungsträger zur Verfügung. U_{th} liegt im positiven Bereich.

Bei einem **selbstleitenden** N-MOSFET wird das p-dotierte Substrat zwischen den beiden n-dotierten Bereichen leicht n-dotiert. Dies bewirkt, daß der Transistor bei $U_{GS} > U_{TH}$ leitet. U_{TH} liegt im negativen Bereich. Er leitet daher auch, wenn $U_{GS} = 0V$ ist.

Bei einem **selbstsperrenden** P-MOSFET liegt U_{th} im negativen Bereich. Wird die Drain-Source-Spannung verringert, beginnt Strom zu fließen.

Ein **selbstleitender** P-MOSFET leitet bei $U_{GS} < U_{TH}$. U_{TH} liegt im positiven Bereich. Er leitet daher auch, wenn $U_{GS} = 0V$ ist.

Der Unterschied zwischen Bipolar- und MOS-Transistor ist wie folgend zu beschreiben: während beim Bipolar-Transistor durch den mittleren Bereich zwischen den zwei pn-Übergängen ein Diffusionsstrom der Minoritätsträger fließt und seine Steuerung über den Träger-Rückfluss des anderen Trägertyps aus der Basis in den Emitter erfolgt, fließt beim MOS-Transistor ein Feldstrom der Majoritätsträger, der im Leitungstyp und hinsichtlich seiner Stromdichte durch die Influenz der Gate-Elektrode bestimmt wird im allgemeinen ohne Steuerung über den SB-pn-Übergang. Insofern repräsentiert der Bipolar-Transistor ein bipolares Bauelement, der MOS-Transistor ein unipolares Bauelement.



Zur Berechnung I_D unterscheidet man drei Bereiche: Sperrbereich, Triodenbereich(linear und parabolisch), und Sättigungsbereich.

Im Sperrbereich ist I_D praktisch gleich null. Sperrbereich gilt wenn $U_{GS} < U_{th}$

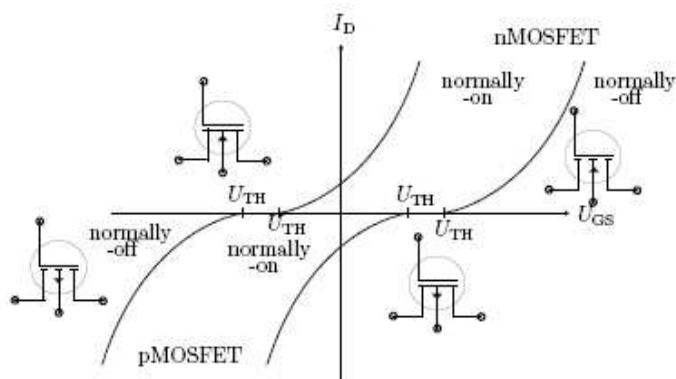
Im Triodenbereich unterscheidet man noch zwei Bereiche:

1. Linear Bereich: $I_{DS} = \beta(U_{GS} - U_{TH})U_{DS}$, gilt wenn: $U_{GS} > U_{th}$ und $(U_{GS} - U_{th}) \gg U_{DS} > 0$
2. Parabolischer Bereich: $I_{DS} = \beta((U_{GS} - U_{TH})U_{DS} - U_{DS}^2/2)$, gilt wenn: $(U_{GS} - U_{th}) \geq U_{DS}$

Im Sättigungsbereich: $I_{DS} = (\beta/2) (U_{GS} - U_{TH})^2$

Beta ist der Verstärkungsfaktor des Transistors und bestimmt die Steilheit

$g_m = \partial I_d / \partial U_{gs}$ und der Ausgangswiderstand $r_a = \partial U_{ds} / \partial I_d$



Anreicherungs-MOSFET: normally-off: $I_D(U_{GS} = 0) = 0$

Verarmungs-MOSFET: normally-on: $I_D(U_{GS} = 0) \neq 0$

MOSFET-Typen anhand der Pinch-Off- und der Schwellspannungen U_{TH}

3. Vor- und Nachteile einer MOS-Schaltung

Hauptvorteile der MOS-Technik sind die Folgenden:

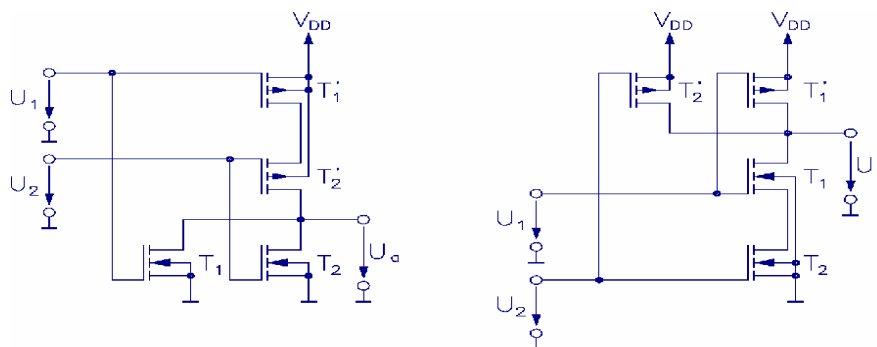
1. Leichte Herstellbarkeit: Der technologische Prozess zur Herstellung von MOS-Schaltungen ist sehr viel einfacher als der zur Herstellung bipolarer Schaltungen.
2. Geringe Abmessungen: Ein MOS-Transistor benötigt nur einen Bruchteil der Chipfläche, die von einem Bipolartransistor eingenommen wird.
3. Geringe Leistungsaufnahme: Die Verlustleistung von MOS-Gattern beträgt nur einen Bruchteil der bei BIPOLAR-Schaltungen üblichen Werte.

Der relativ unkomplizierte Herstellungsprozess und der geringe Chipflächenbedarf sind dafür entscheidend, dass die geringe Herstellungskosten möglich sind. Nur dadurch lassen sich Millionen Transistoren auf einem Chip integrieren.

Der Hauptnachteil von MOS-Schaltungen besteht in ihrer geringen Schaltgeschwindigkeit.

4. Beispiele: NAND und NOR-Schaltung

Bei der Verwendung der MOS-Schaltungen in Digitaltechnik sind CMOS-Schaltungen am häufigsten verwendet. CMOS-Schaltkreise wurden 1963 von F.M. Wanlass und C.T. Sah/Fairchild in Palo Alto, USA erfunden und ab 1970 als COSMOS-ICs bei RCA für den Weltraumeinsatz gefertigt. Heute sind sie die dominierende Technologie. Der Hauptvorteil dieser Schaltungen ist die höhere Schaltgeschwindigkeit. Eine CMOS-Schaltung verwendet gleichzeitig einen P-MOS Transistor und einen N-MOS Transistor. Hier liegt der große Vorteil der CMOS-Schaltkreise: sie erzeugen lediglich dynamische Verlustleistung.



Bei CMOS NOR-Gatter werden zwei P-MOSFET in Reihe eingebaut, damit der Ausgangsspannung nur eingeschaltet wird, wenn die beide Eingangsspannung ausgeschaltet sind.

Bei CMOS NAND-Gatter werden zwei P-MOSFET parallel eingebaut, damit der Ausgangsspannung nur ausgeschaltet wird, wenn die beide Eingangsspannung eingeschaltet sind.

U1	U2	Ua
Aus	Aus	An
Aus	An	Aus
An	Aus	Aus
An	An	Aus

CMOS NOR-Gatter

U1	U2	Ua
Aus	Aus	An
Aus	An	An
An	Aus	An
An	An	Aus

CMOS NAND-Gatter

5. Quelle

- Internet
- Wupper, H., Elektronische Schaltungen 2
- Mönich, Grundlage der Elektrotechnik 2 Skript
- Grundlage der Elektronik Skript

