

SPI / UART

Projektlabor SS 2014 – Weckman

Gruppe 3

Samim Ahmadi

Gliederung

- SPI
 - Allgemeines
 - Aufbau / Funktionsweise

Gliederung

- SPI
 - Allgemeines
 - Aufbau / Funktionsweise
- UART
 - Allgemeines
 - Funktionsweise
 - Register
 - Verwendung / Weiterführung

Gliederung

- SPI
 - Allgemeines
 - Aufbau / Funktionsweise
- UART
 - Allgemeines
 - Funktionsweise
 - Register
 - Verwendung / Weiterführung
- Vergleich (SPI ↔ UART)

Gliederung

- SPI
 - Allgemeines
 - Aufbau / Funktionsweise
- UART
 - Allgemeines
 - Funktionsweise
 - Register
 - Verwendung / Weiterführung
- Vergleich (SPI ↔ UART)
- Quellen

SPI - Allgemeines

- Serial Peripheral Interface
- Entwickelt von Motorola
- Serielle, synchrone Datenübertragung
- Bussystem bestehend aus drei Leitungen
- Vollduplexfähig

SPI - Aufbau

Kommunikation über Master-Slave-Prinzip:

SPI - Aufbau

Kommunikation über Master-Slave-Prinzip:

- MOSI (Master Out Slave In)

SPI - Aufbau

Kommunikation über Master-Slave-Prinzip:

- MOSI (Master Out Slave In)
- MISO (Master In Slave Out)

SPI - Aufbau

Kommunikation über Master-Slave-Prinzip:

- MOSI (Master Out Slave In)
- MISO (Master In Slave Out)
- SCK/SCLK (Serial Clock)

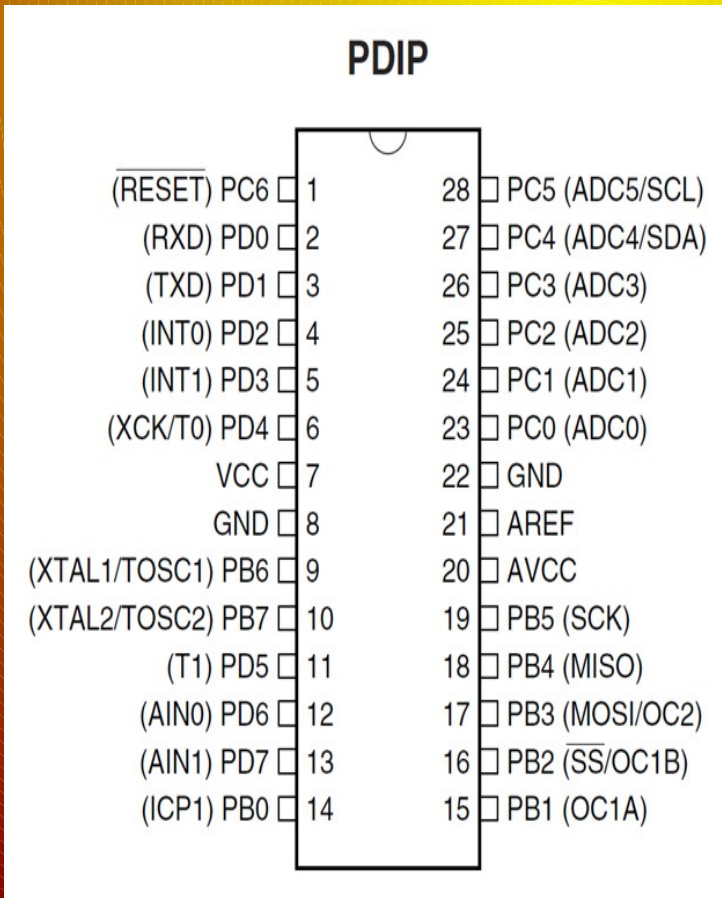
SPI - Aufbau

Kommunikation über Master-Slave-Prinzip:

- MOSI (Master Out Slave In)
- MISO (Master In Slave Out)
- SCK/SCLK (Serial Clock)
- SS/CS (Slave Select / Chip Select)

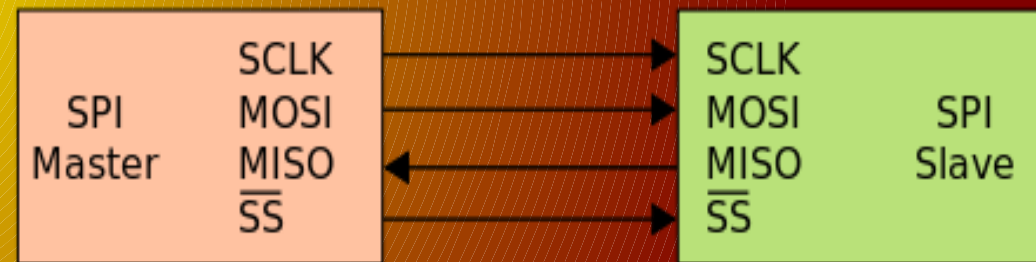
SPI - Aufbau

(1)



Pins vom ATmega 8

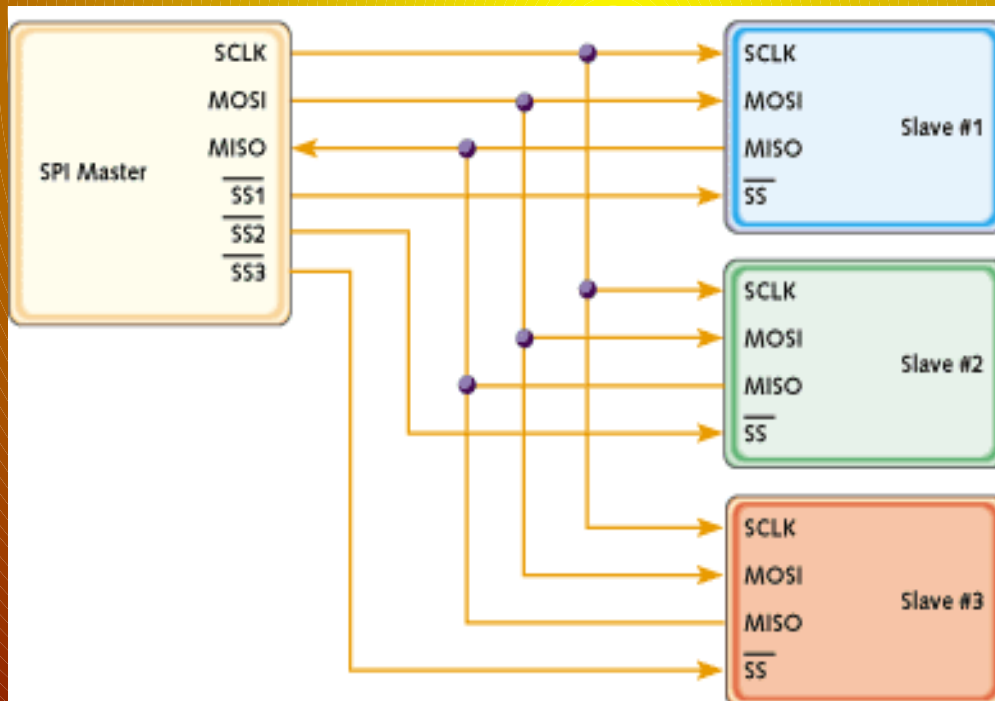
(2)



Einfacher SPI-Bus, 1 Slave und 1 Master

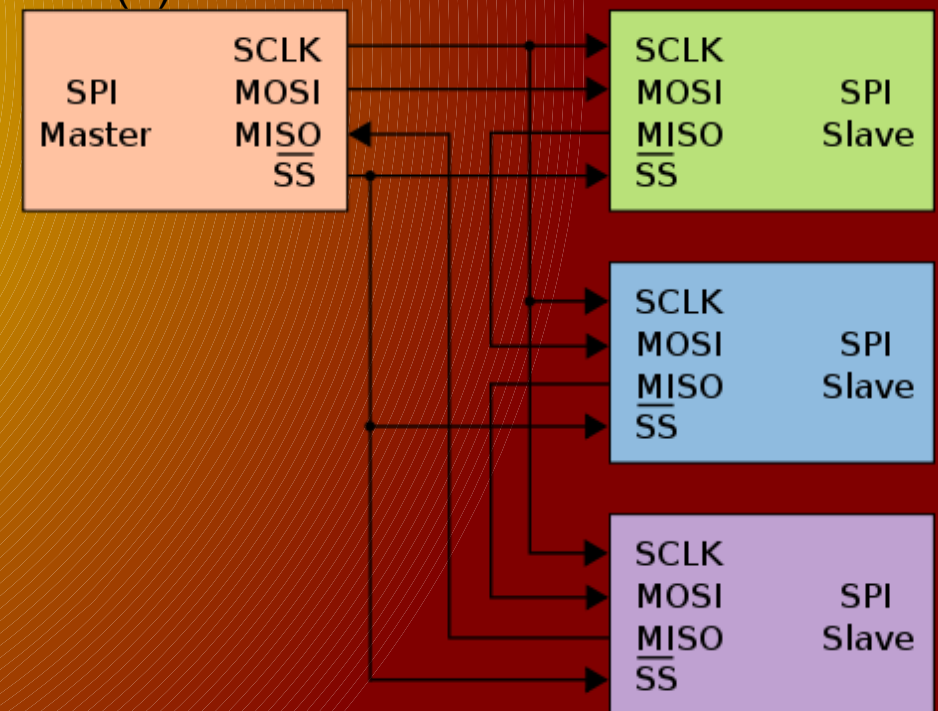
SPI - Aufbau

(3)



Kaskadierung der Slaves

(4)



SPI-Sternverbindung

SPI - Funktionsweise

- Kein festgelegtes Protokoll

SPI - Funktionsweise

- Kein festgelegtes Protokoll
- 4 verschiedene Modi, beschrieben durch:

SPI - Funktionsweise

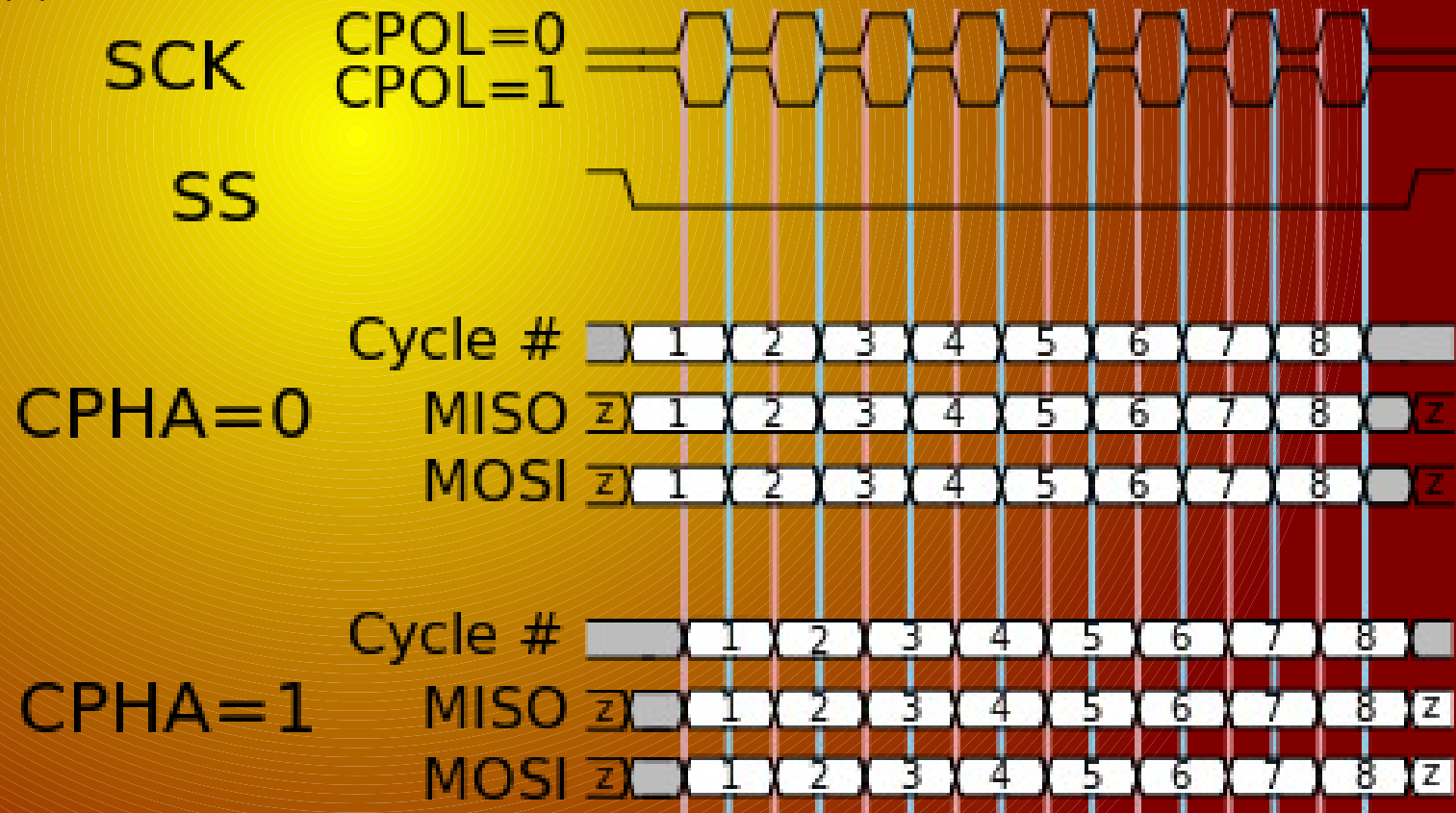
- Kein festgelegtes Protokoll
- 4 verschiedene Modi, beschrieben durch:
 - CPOL / CKPOL (Clock Polarity)
→ 0: Low, 1: High

SPI - Funktionsweise

- Kein festgelegtes Protokoll
- 4 verschiedene Modi, beschrieben durch:
 - CPOL / CKPOL (Clock Polarity)
→ 0: Low, 1: High
 - CPHA / CKPHA (Clock Phase)
→ 0: 1.Flanke, 1: 2.Flanke

SPI - Funktionsweise

(5)



Betriebsmodi

SPI - Funktionsweise

- 1 Bit pro Taktperiode

SPI - Funktionsweise

- 1 Bit pro Taktperiode
- 1 Datenwort entspricht 8 Bit → 8 Taktperioden

SPI - Funktionsweise

- 1 Bit pro Taktperiode
- 1 Datenwort entspricht 8 Bit → 8 Taktperioden
- Empfangs- / Sendedaten im gleichen Register

SPI - Funktionsweise

- 1 Bit pro Taktperiode
- 1 Datenwort entspricht 8 Bit → 8 Taktperioden
- Empfangs- / Sendedaten im gleichen Register
- 3- / 4-Wire-Master-Slave Modus
→ SS/CS-Signal auf Masse/ nicht auf Masse

UART - Allgemeines

- Universal Asynchronous Receiver Transmitter

UART - Allgemeines

- Universal Asynchronous Receiver Transmitter
- Elektronische Schaltung zur Realisierung digitaler Schnittstellen

UART - Allgemeines

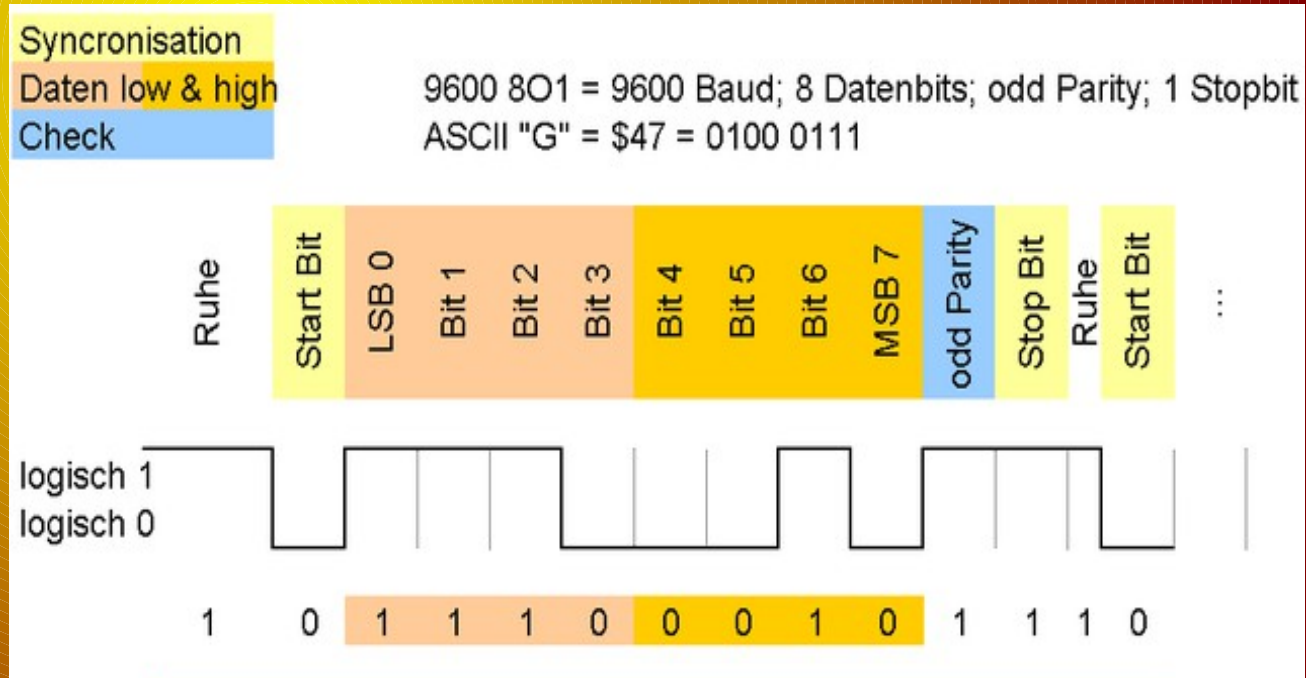
- Universal Asynchronous Receiver Transmitter
- Elektronische Schaltung zur Realisierung digitaler Schnittstellen
- Hardware (UART-Chip, Funktionsblock eines Mikrocontrollers)

UART - Allgemeines

- Universal Asynchronous Receiver Transmitter
- Elektronische Schaltung zur Realisierung digitaler Schnittstellen
- Hardware (UART-Chip, Funktionsblock eines Mikrocontrollers)
- Daten als serieller, digitaler Datenstrom mit fixem Rahmen übertragen

UART - Funktionsweise

(6)



Datenübertragung UART

UART - Funktionsweise

- **TAFEL**
(Beispiel zum Parity-Bit)

UART - Funktionsweise

- Ein Datenpaket entspricht:

UART - Funktionsweise

- Ein Datenpaket entspricht:
 - 1 Start-Bit
 - 5-9 Datenbits
 - 1 Parity-Bit (erkennt Übertragungsfehler)
 - 1 Stopp-Bit

UART - Funktionsweise

- Ein Datenpaket entspricht:
 - 1 Start-Bit
 - 5-9 Datenbits
 - 1 Parity-Bit (erkennt Übertragungsfehler)
 - 1 Stopp-Bit
- Übertragung Start-Bit zu bel. Zeitpunkt möglich
→ asynchron

UART - Funktionsweise

- Ein Datenpaket entspricht:
 - 1 Start-Bit
 - 5-9 Datenbits
 - 1 Parity-Bit (erkennt Übertragungsfehler)
 - 1 Stopp-Bit
- Übertragung Start-Bit zu bel. Zeitpunkt möglich
→ asynchron
- UART basiert auf TTL – Pegel (0: 0V, 1: 5V)

UART - Register

- UART-Register, Auskunft: Datenblatt

UART - Register

- UART-Register, Auskunft: Datenblatt
- Wichtige Register:

UART - Register

- UART-Register, Auskunft: Datenblatt
- Wichtige Register:
 - UCSRX (A, B, C)

UART - Register

- UART-Register, Auskunft: Datenblatt
- Wichtige Register:
 - UCSRX (A, B, C)
 - UDR

UART - Register

- UART-Register, Auskunft: Datenblatt
- Wichtige Register:
 - UCSRX (A, B, C)
 - UDR
 - UBRR (UART Baud Rate Register)

Für U2X Bit = 0 gilt:

(Baudrate aus Datenblatt)

$$UBRR = \frac{f_{osc}}{16BAUD} - 1$$

UART - Register

(7)

Bit	7	6	5	4	3	2	1	0	
	RXB[7:0]								UDR (Read) UDR (Write)
	TXB[7:0]								
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM	UCSRA
Read/Write	R	R/W	R	R	R	R	R/W	R/W	
Initial Value	0	0	1	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	UCSRB
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W	
Initial Value	0	0	0	0	0	0	0	0	

UART - Register

Bit	7	6	5	4	3	2	1	0	
	URSEL UMSEL UPM1 UPM0 USBS UCSZ1 UCSZ0 UCPOL								UCSRC
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	1	0	0	0	0	1	1	0	
Bit	15	14	13	12	11	10	9	8	
	URSEL - - - UBRR[11:8]								UBRRH
	UBRR[7:0]								UBRRL
	7	6	5	4	3	2	1	0	
Read/Write	R/W	R	R	R	R/W	R/W	R/W	R/W	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

UART - Verwendung

Beispiel: RS – 232 – Schnittstelle

UART - Verwendung

Beispiel: RS – 232 – Schnittstelle

- Standard für serielle Schnittstelle bei Computern

UART - Verwendung

Beispiel: RS – 232 – Schnittstelle

- Standard für serielle Schnittstelle bei Computern
- Weit verbreitet

UART - Verwendung

Beispiel: RS – 232 – Schnittstelle

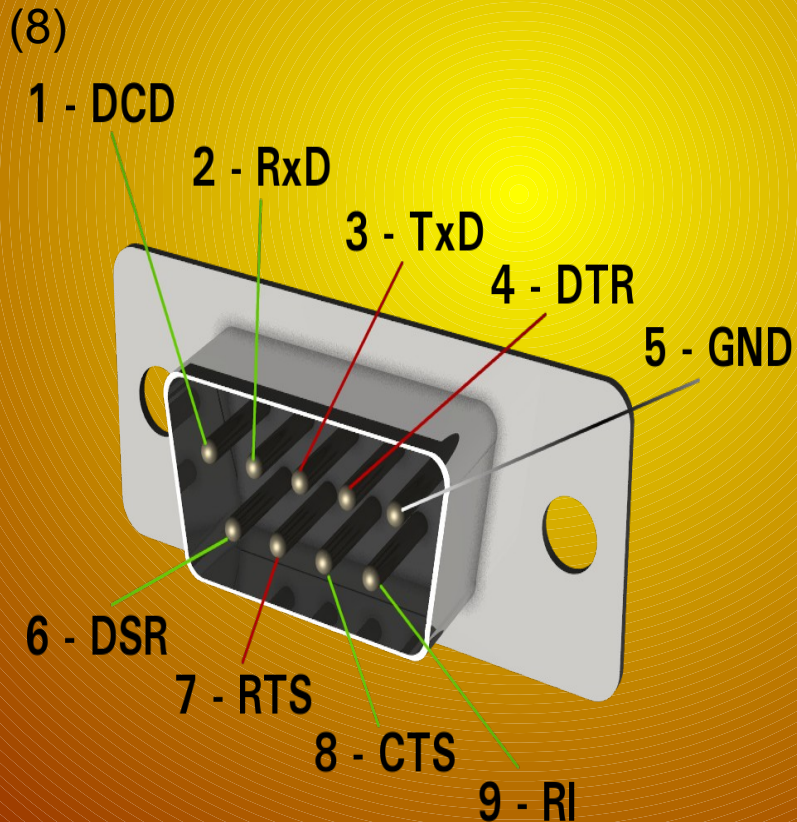
- Standard für serielle Schnittstelle bei Computern
- Weit verbreitet
- Asynchrone Übertragung über Wörtern mittels Datenbits

UART - Verwendung

Beispiel: RS – 232 – Schnittstelle

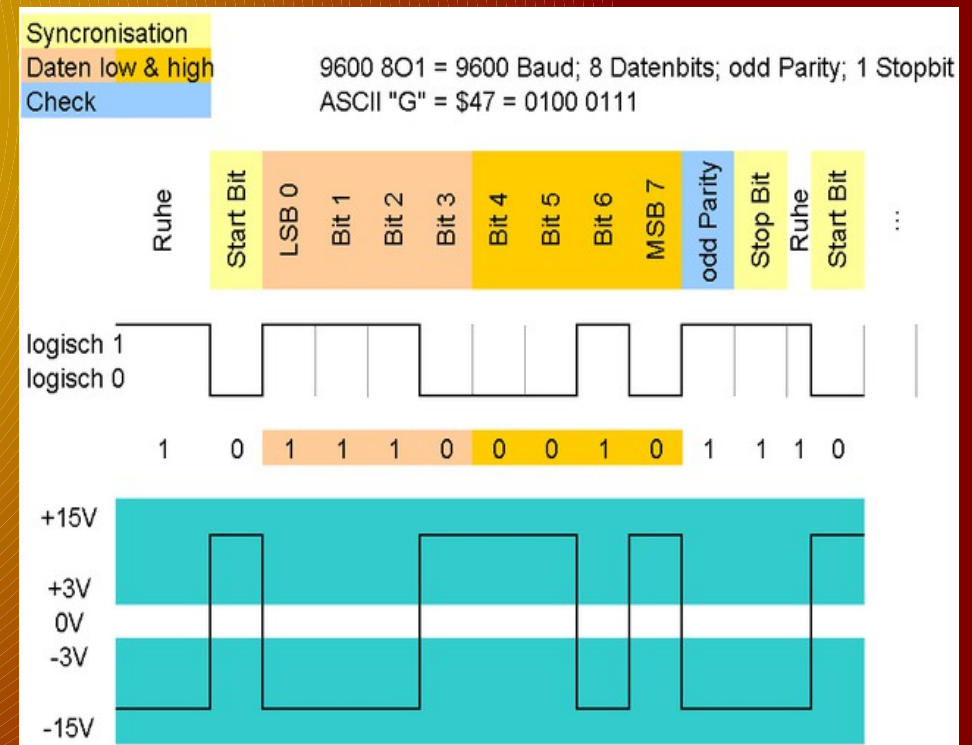
- Standard für serielle Schnittstelle bei Computern
- Weit verbreitet
- Asynchrone Übertragung über Wörtern mittels Datenbits
- Verarbeitung des TTL – Pegels mittels MAX – 232 (Pegelwandler)

UART - Verwendung



Serielle Schnittstelle RS-232

(6)



Datenübertragung + Spannungspegel auf RS-232

UART - Weiterführung

- USART - Universal Synchronous/Asynchronous Receiver Transmitter

UART - Weiterführung

- USART - Universal Synchronous/Asynchronous Receiver Transmitter
- Software – UART, falls Hardware – UARTs nicht ausreichen
→ mit / ohne Interrupt - Pin

Vergleich

<u>SPI</u>	<u>UART</u>
<ul style="list-style-type: none">- synchron- hohe Datenübertragungsraten	<ul style="list-style-type: none">- asynchron- meist Hardware → selbstständig
<ul style="list-style-type: none">- für jeden Slave extra Leitung- Kommunikation über Master-Slave Prinzip	<ul style="list-style-type: none">- zur Kommunikation RXD, TXD notwendig
<ul style="list-style-type: none">- Slave sendet Daten und empfängt gleichzeitig Daten vom Master	<ul style="list-style-type: none">- Sender und Empfänger unabhängig voneinander
<ul style="list-style-type: none">- geeignet als Bus mit mehreren Slaves → CPU ↔ Peripherie	<ul style="list-style-type: none">- eher geeignet für Punkt-zu-Punkt Verbindungen

Quellen

- http://www.mikrocontroller.net/articles/AVR-GCC-Tutorial/Der_UART
- <http://www.mikrocontroller.net/articles/RS-232>
- <http://www.mikrocontroller.net/articles/UART>
- http://www.mikrocontroller.net/articles/Serial_Peripheral_Interface
- <http://www.uni-koblenz.de/~physik/informatik/MCU/SPI.pdf>

Quellen

- <http://de.wikipedia.org/wiki/RS-232>
- http://de.wikipedia.org/wiki/Serial_Peripheral_Interface
- http://de.wikipedia.org/wiki/Universal_Asynchronous_Receiver_Transmitter

Bildquellen

- (1)
<http://www.circuitstoday.com/wp-content/uploads/2012/02/atmega8.png>
- (2)
http://upload.wikimedia.org/wikipedia/commons/e/ed/SPI_single_slave.svg
- (3)
<http://www.embedded.com/electronics-blogs/beginner-s-corner/4023908/Introduction-to-Serial-Peripheral-Interface>

Bildquellen

- (4)
http://upload.wikimedia.org/wikipedia/commons/f/fc/SPI_three_slaves.svg
- (5)
http://upload.wikimedia.org/wikipedia/commons/6/6b/SPI_timing_diagram2.svg
- (6)
http://upload.wikimedia.org/wikipedia/commons/d/de/RS-232_timing.png

Bildquellen

- (7) Datenblatt ATMega 16
- (8)
<http://www.ethernut.de/img/rs232male-large.png>