

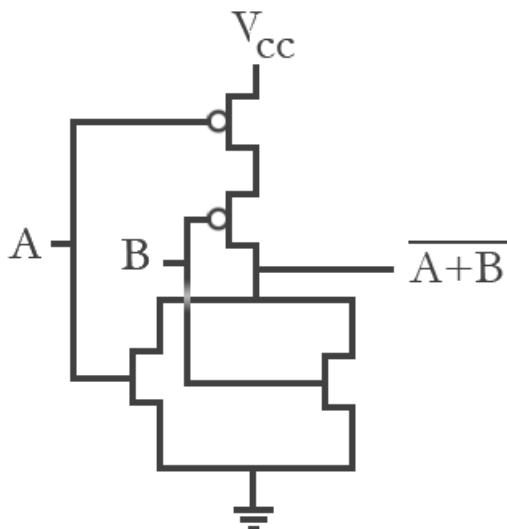
Handout: Schaltnetzentwurf

Arbeitsschritte des Schaltnetzentwurfes :

1. Ein und Ausgangsvariablen definieren.
Was liegt an ? Was will ich haben ?
2. Wahrheitstabelle aufstellen.
Welche Konstellation welcher Werte von Eingangsvariablen ergibt welchen Wert einer Ausgangsvariable ?
3. KV Tafel aufstellen und die minimale KNF bestimmen.
4. Schaltplan auf Gatterebene bestimmen.
5. Realen Schaltplan entwerfen

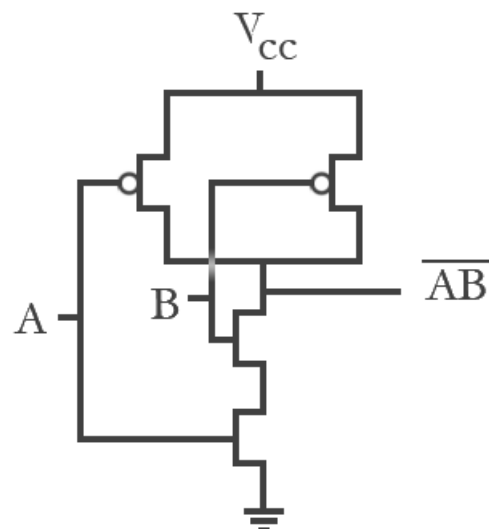
A	L1	L2	Wake Up
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

	$\sim L1$	L1	L1	$\sim L1$
$\sim A$	0	0	0	0
A	0	1	1	1
	$\sim L2$	$\sim L2$	L2	L2



Logisches Nor in CMOS

http://www.sccs.swarthmore.edu/users/06/adem/engin/e77vlsi/lab3/logic_nor.gif



Logisches Nand in CMOS

http://www.sccs.swarthmore.edu/users/06/adem/engin/e77vlsi/lab3/logic_nand.gif

Quellen

http://www.sccs.swarthmore.edu/users/06/adem/engin/e77vlsi/lab3/logic_nand.gif

http://www.sccs.swarthmore.edu/users/06/adem/engin/e77vlsi/lab3/logic_nor.gif

http://services.informatik.hs-mannheim.de/~foeller/Skripten/TGI_Skript_Chap4.pdf

<https://de.wikipedia.org/wiki/Logikgatter>

<https://de.wikipedia.org/wiki/74xx>

<http://www.bibianatroost.de/Webcard/elektronik/index.html?digital/logik/logik.html>