

The background of the slide features a stylized, grayscale circuit board pattern. It consists of various geometric shapes, lines, and circular nodes, resembling a printed circuit board (PCB) layout. The pattern is centered and extends across the entire width and height of the slide.

Leiterplattenherstellung

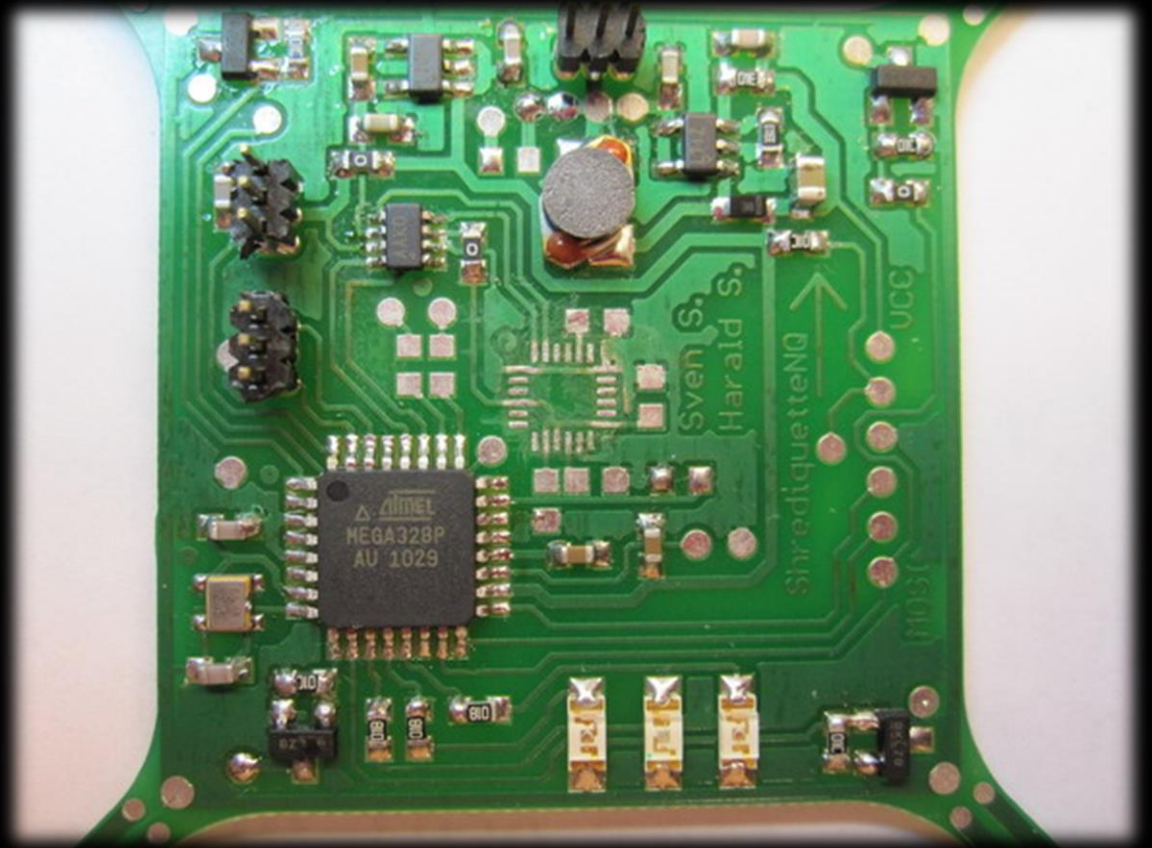
Luise Behrend
Projektlabor 2017

Gruppe A

VCA

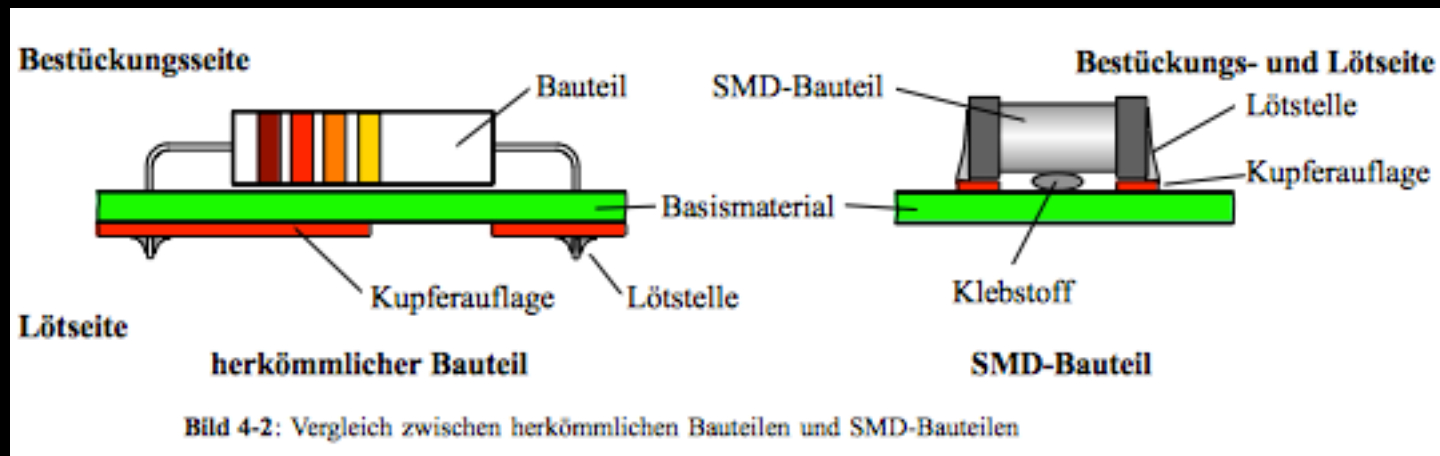
Gliederung

1. Platinen im Überblick
2. Geschichte
3. Industrielle Herstellung
 - I. Substraktiv
 - II. Additiv
 - III. Stanztechnik
 - IV. Drahtlegetechnik
 - V. Siebdruck
4. Einzelfertigung
5. Ausblick



Platinen im Überblick

- Gedruckte Schaltung („printed circuit board“, PCB)
- Träger elektrischer Bauelemente und Verbindungsleitern
- Automatisierte Serienfertigung elektr. Geräte bei unveränderten elektr. Eigenschaften
- Basismaterial: mit Kupferfolie ($9\mu\text{m}$ - $105\mu\text{m}$, $35\mu\text{m}$) beschichteter (kaschierter) Isolator
- Zahlreiche Variationen mit verschiedenen Funktionen



Isolator

Material

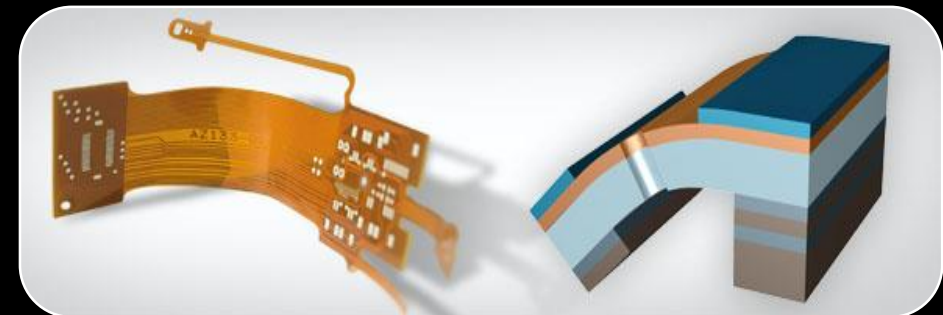
Trägerwerkstoff	Kunstharz
Papier	Phenolharz
Baumwollgewebe	Epoxydharz
Glasgewebe	Polyesterharz
Glasmatten	Melaminharz
	Silikonharz
	Teflon

Genormte Dicken

Phenolharz-Hartpapier	Epoxydharz-Hartpapier	Epoxydharz-Glashartgewebe
0,8mm	0,8mm	0,8mm
1,0mm	1,0mm	1,0mm
1,2mm	1,2mm	1,5mm
1,5mm	1,5mm	1,6mm
1,6mm	1,6mm	2,0mm
2,0mm	2,0mm	2,4mm
2,4mm	2,4mm	3,2mm
3,2mm	3,2mm	



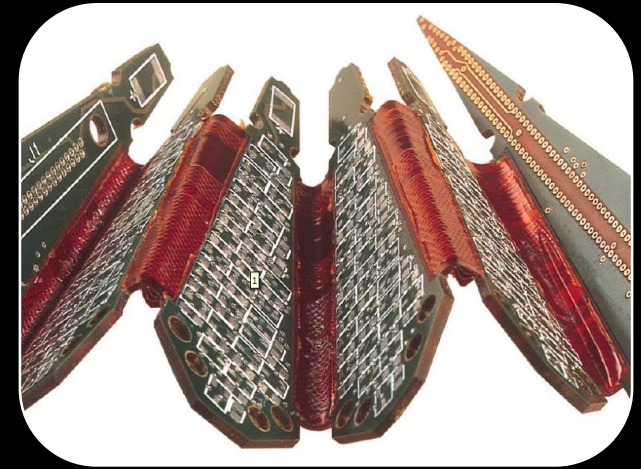
Leiterplatte aus Phenolharz -Hartpapier



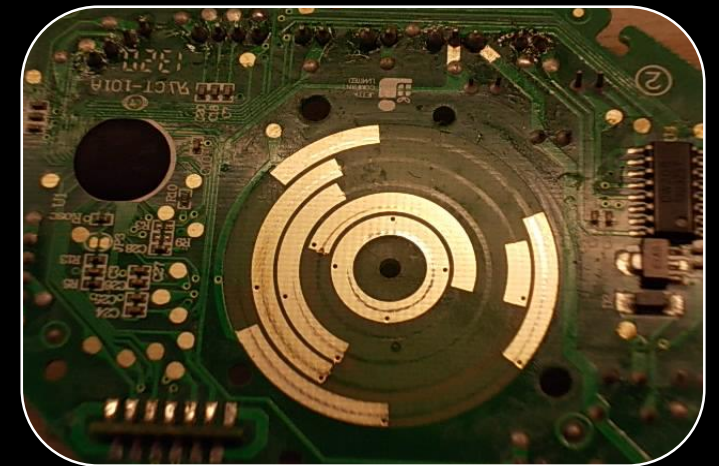
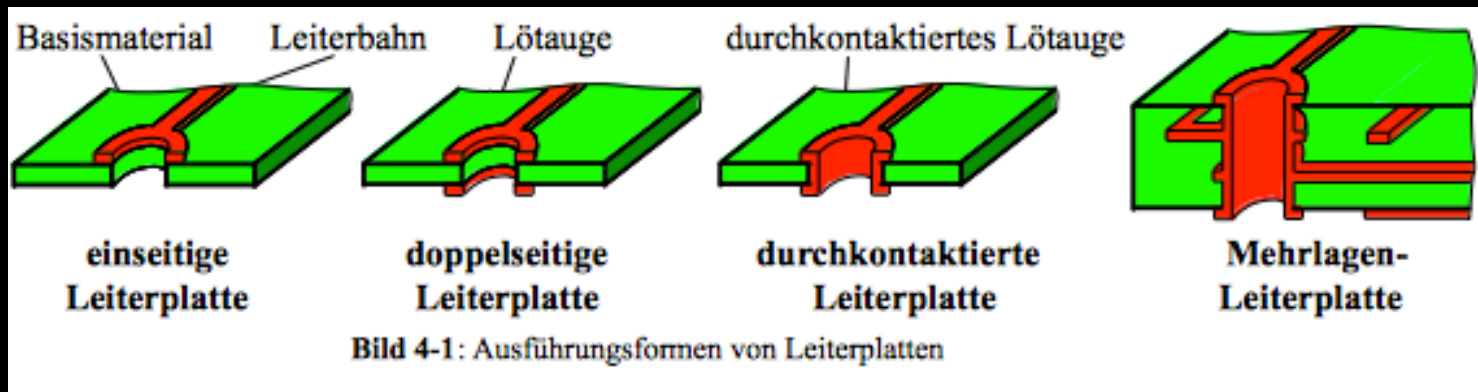
Flexible Platine aus Polyimid-Folie

Ausführungsformen

- Dünnstleiterplatten
- Dickkupferplatten
- Rasterplatten
- Mehrlagig (bis zu 50 Einzellagen)



Starrflex Platine



Schleifring Platine

Geschichte

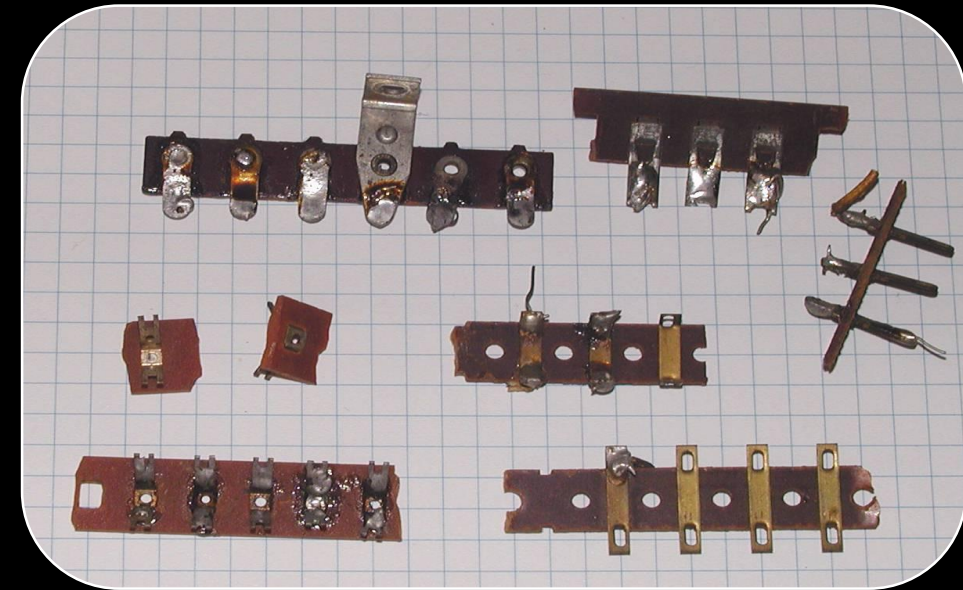
- Vorher: frei verdrahtet mit ggf. Lötleisten; gestützt durch Bauteile (Schalter, Potentiometer,..)
- Vorläufer in den 1920er Jahren: gestanzte Leiterzüge, auf Hartpapier aufgenietet; Bauteile ohne Lötverbindung zwischen Blechfedern
- 1943 Patent der gedruckten Leiterplatte



Cordwood circuit aus den 1950er Jahren

Geschichte

- Ab 1960 Durchkontaktierungen; vorher Verbindung durch durch Löten eingepresster Stifte oder Niete
- Layout mit Tusche oder in Klebetechnik (Maßstab 2:1) mit Layoutsymbolen auf Rasterfolien (1960er Jahre)
- Später an Programmierarbeitsplätzen Programme zur Steuerung eines Lichtzeichengerätes (Fotolithografie → “Maske“ mithilfe von Belichtung)
- Seit Mitte der 1970er Jahre Bestückungsautomaten



Verschiedene,
gebrauchte Lötleisten

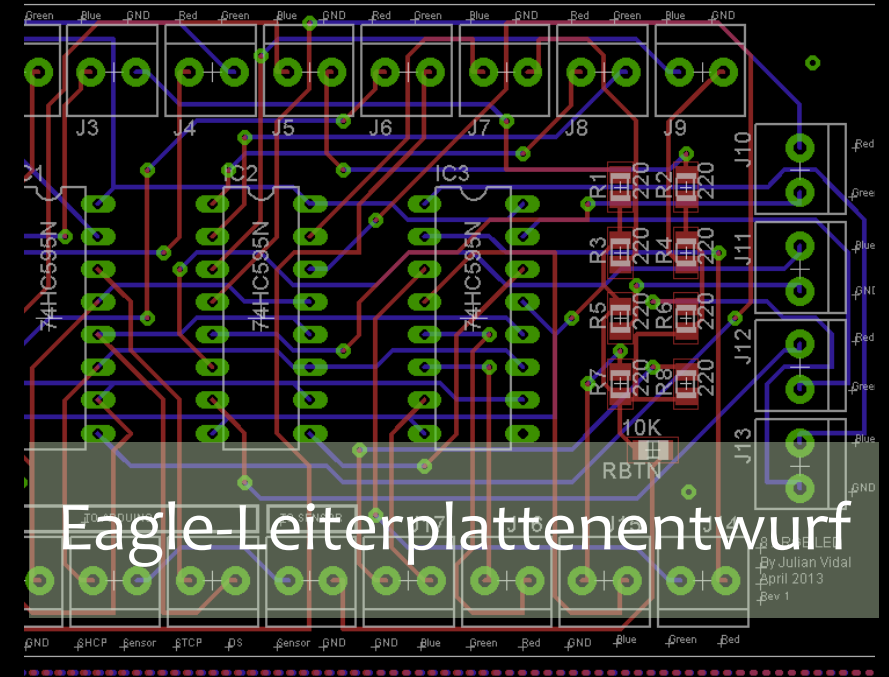
Industrielle Herstellung

- 2 grundlegende Verfahren zur Erzeugung des Leiterbahnbildes: Substraktivtechnik, Additivtechnik
- Substraktiv für ein- und doppelseitige Platinen; kleine und mittlere Serien; Leiterbahnbreiten bis 0,3mm uneingeschränkt möglich
- Additiv für mehrlagige Platinen; Leiterbahnbreite bis 0,1mm; Abstand zw. Leiterbahnen geringer
- Stanztechnik und Drahtlegetechnik
- Siebdruck
- Prototypen vor Serienherstellung → Einzelfertigung

Entwurf

- Layout mit Software (z.B. Eagle)
- Produktionsdaten folgendermaßen strukturiert:
 - Muster einer oder mehrerer Kupferlagen (Leiterzüge und Flächen)
 - Bohrlöcher (Lage, Tiefe und Durchmesser)
 - Umriss und Durchbrüche
 - Bestückungsplan oben und unten
 - Lötstopplack oben und unten
 - Bestückungsdruck oben und unten
 - Klebepunkte und Lotpastenmuster für SMD-Bauteile oben und unten
 - Partielle Metallisierungen (zum Beispiel Vergoldung für Kontaktflächen)

→ Film (Belichtung), Drucksieb, Lotpastenmaske; Steuerung Lichtschreiber, Fräse



Substraktiv (photochemisch)

- Leitbahnbild durch Entfernen überschüssiger Kupferfolie
 1. Zuschneiden und Reinigen des Basismaterials
 2. Ätzschutz als Positivdruck auf kaschiertes Basismaterial
 3. Ätzen der Platine (z.B. mit Eisen-III-Chlorid und Ammoniumpersulfat) → Entfernung des freiliegenden Kupfers
 4. Reinigung, Entfernung des Ätzschutzes
 5. Bohrung, Durchkontaktieren, Lötstopplack (meist grün)

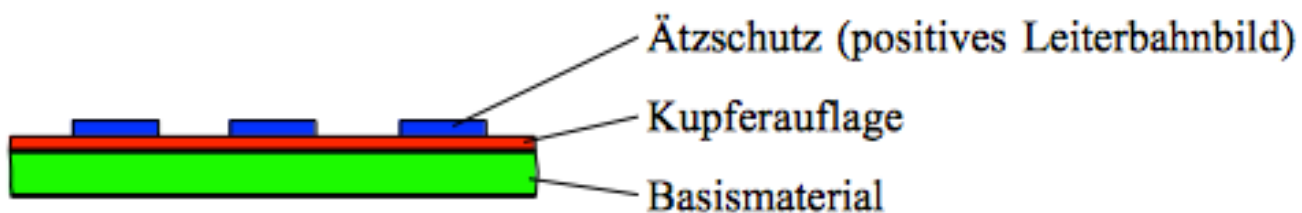


Bild 4-3: Aufbringen des Ätzschutzes



Bild 4-6: Fertige Leiterplatte

Additiv

- Leiterbahnbild durch Kupferabscheidung auf unkaschiertes Basismaterial
 1. Bohren, Durchkontaktieren
 2. Auftragen des negativen Leiterbahnenbildes (Haftschutz) mit Druckverfahren
 3. Metallbad: Verkupferung von Leiterbahnen und Lötaugen
 4. Entfernung der Druckfarbe; Lötstopplack

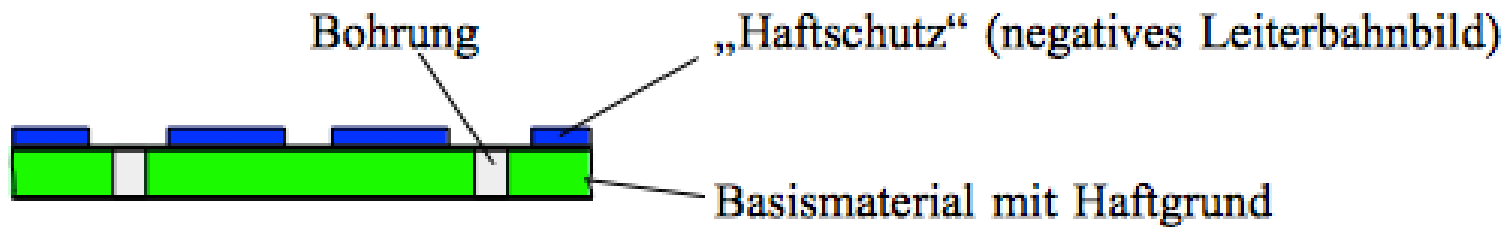


Bild 4-7: Gebohrtes Basismaterial mit aufgebrachtem „Haftschutz“

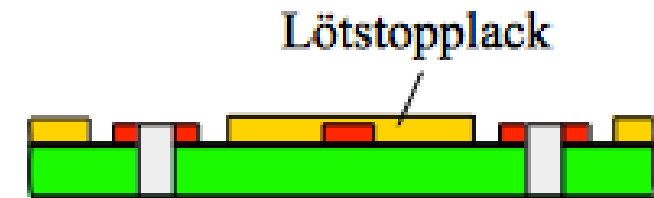
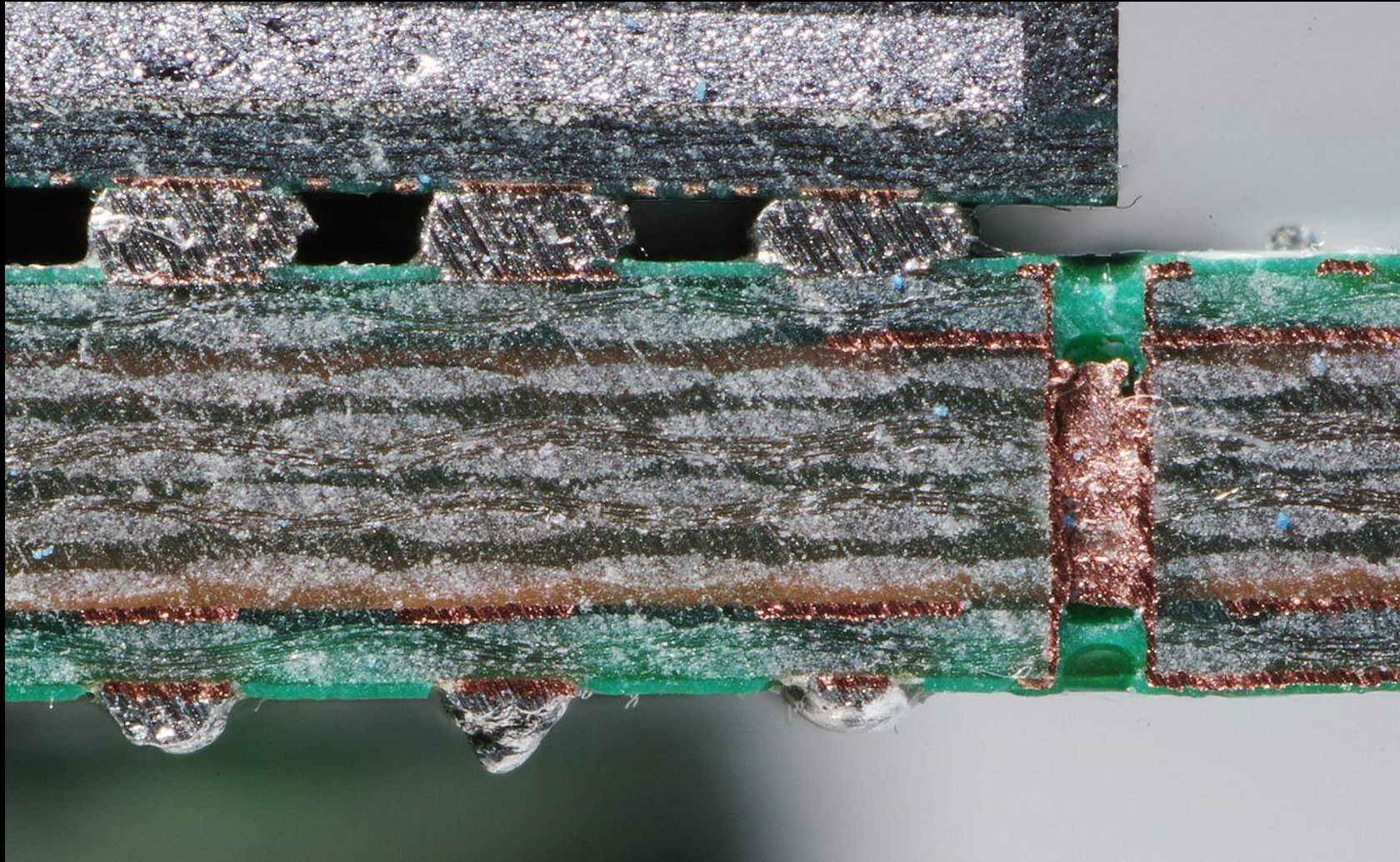


Bild 4-9: Fertige Leiterplatte



Schnitt durch eine mehrlagige Platine

Stanztechnik

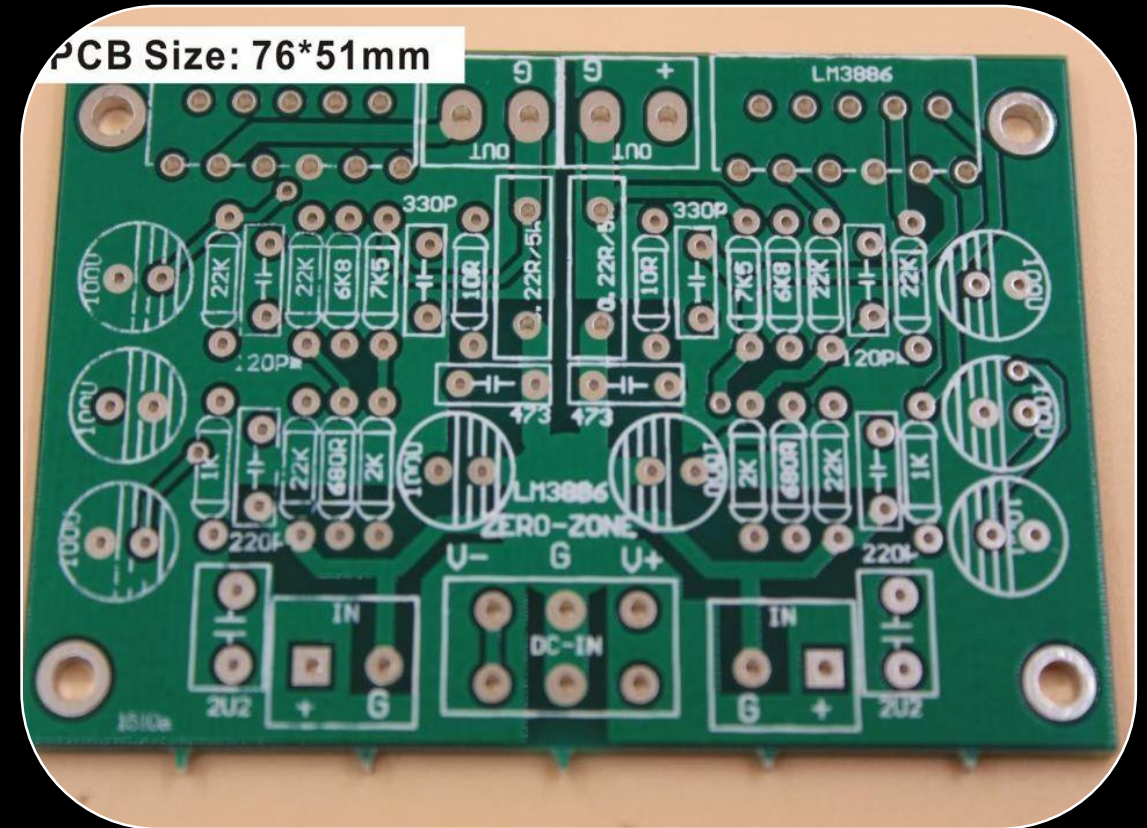
- Große Stückzahlen einseitiger Leiterplatten aus unverstärkten Kunststoffen
- Kupferfolie mit Klebstoffschicht auf unkaschiertes Basismaterial
- Ausstanzen der Leiterbahnformen mit Prägestempel (ins Material gedrückt)

Drahtlegetechnik

- Kleine Serien mit hoher Stromfestigkeit auf Platine
- Maschine: isolierte Drähte auf Basismaterial, durch Ultraschallschweißen an Lötunkte angeschlossen und auf Oberfläche befestigt

Siebdruck

- Simple Leiterplatten mit einseitig beschichteten Material
- Abdecken der Leiterzüge vor Ätzen durch Siebdruck
- Oft: per Siebdruck aufgetragenen Bestückungsdruck auf Platinen



Platine mit
Bestückungsdruck

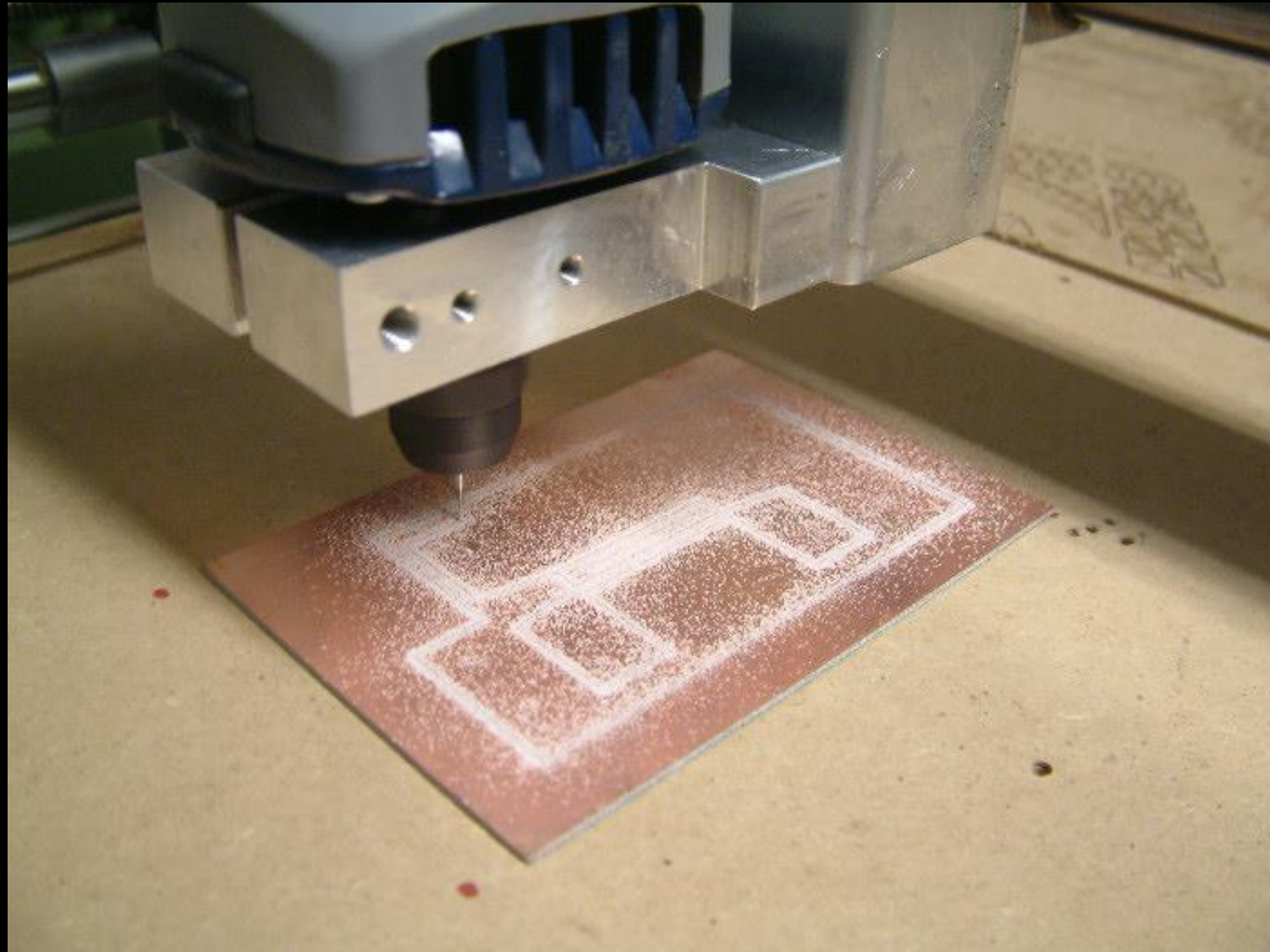
Einzelfertigung

Tonertransfermethode

- Layout mit sw-Drucker spiegelverkehrt auf geeignetes Papier (z.B. Katalogseiten)
- Mit Bügeleisen oder Laminiergerät auf Platine
- Toner verbindet sich mit Kupfer → Ätzen

Frästechnik

- Kupferverbindung zwischen Leiterbahnen durch Fräsen getrennt
- Spart Ätzen; sehr schnell da mit CAD auch Fräsdaten verfügbar sind

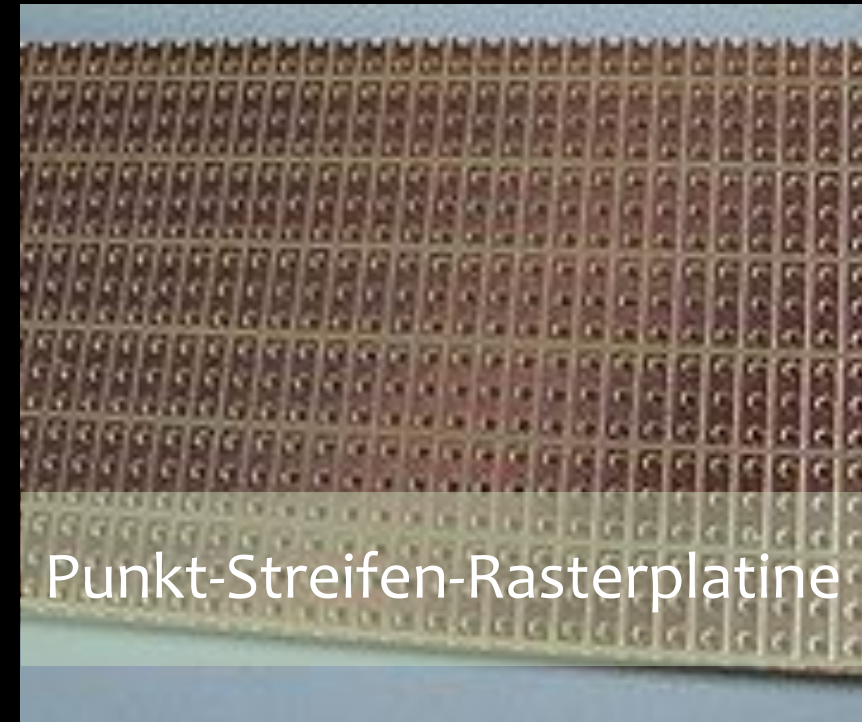


Gefräste Platine

Einzelfertigung

Lochrasterplatine

- Industriell gefertigt
- Bohrungen, Lötaugen einseitig oder durchkontaktiert in Raster
- Verbindungen Löten mit Schaltdraht, Fädeltechnik, oder Wickeltechnik
- Trennung von verbundenen Leitern mit Werkzeugen
- Verschieden Formen, auch kleine Hilfsplatinen für SMD-Gehäuseformen



Punkt-Streifen-Rasterplatine

Bildstrecke zur
Tonertransfermethode

1. Layout ausdrucken

www.thomaspfeifer.net

04422-955 333
04422-955 111

TRANSISTOREN

Transistoren

BF --	SMD BFC --	SMD BFRS --	SMD BSS --
BF 451	BF4 410W SMD	BF5 17 SMD	BS5 63 SMD
BF 458	BF4 405W SMD	BF5 19 SMD	BS5 64 SMD
BF 459	BF4 540W SMD	BF5 20 SMD	BS5 82P SMD
BF 469			BS5 84P SMD
BF 470	SMD BFN --	BFT --	BS5 87 SMD
BF 471	BFN 25 SMD	BFT 95	BS5 123 SMD
BF 472	BFN 26 SMD		BS5 131 SMD
BF 487	BFN 27 SMD		BS5 138 SMD
BF 494		SMD BFT --	
BF 506	SMD BFP --	BF7 08 SMD	SMD BSP --
BF 739	BF7 106 SMD	BF7 09 SMD	BS7 31 SMD
BF 859	BF7 405 SMD		BS7 33 SMD
BF 869	BF7 420 SMD		BS7 43 SMD
BF 870	BF7 450 SMD		BS7 69 SMD
BF 871	BF7 520 SMD		BS7 92 SMD
BF 872	BF7 540 SMD		BS7 125 SMD
BF 900	BF7 620		BS7 135 SMD
BF 910	BFC --		BS7 171 SMD
BF 909	BFC 60		BS7 250 SMD
BF 961	BFT --		BS7 255 SMD
BF 964	BFT 90		BS7 296 SMD
BF 966	BF9 50A		BS7 407 SMD
BF 979	BF9 51A		
BF 980	BF9 95S		
BF 981	BF9 96T		
BF 992			

SMD BFRS --

BS5 63 SMD

BS5 64 SMD

BS5 82P SMD

BS5 84P SMD

BS5 87 SMD

BS5 123 SMD

BS5 131 SMD

BS5 138 SMD

SMD BF --

BF 511 SMD

BF 500 SMD

BF 820 SMD

BF 821 SMD

SMD BFC --

BF4 425 SMD

BF4 426 SMD

BF4 427 SMD

BF4 100 SMD

BF4 150 SMD

04422-955 333
04422-955 111

TRANSISTOREN

www.thomaspfeifer.net

Zurechtschneiden, Reinigen, Ausrichten



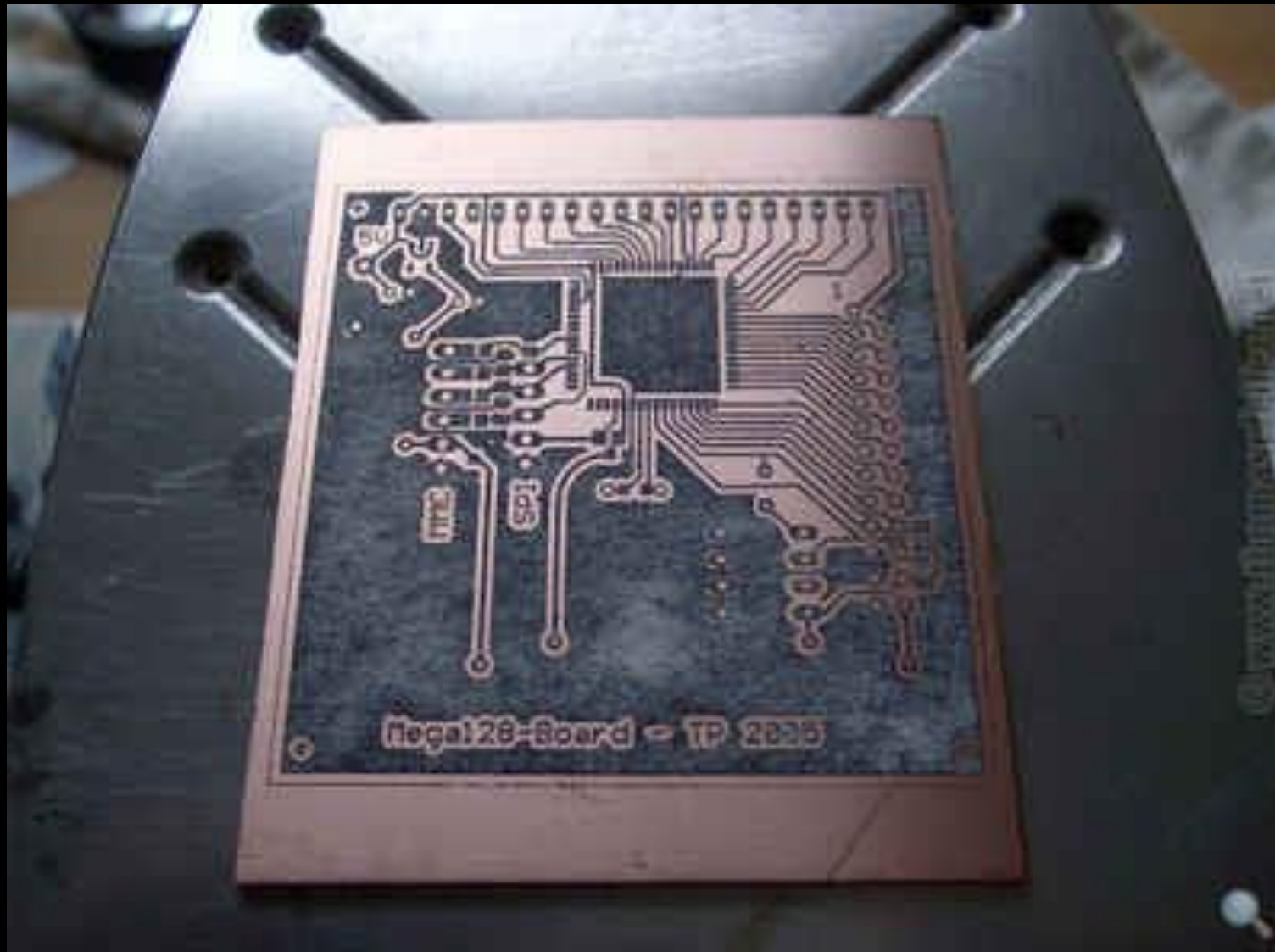
Aufbügeln



Einweichen und Ablösen



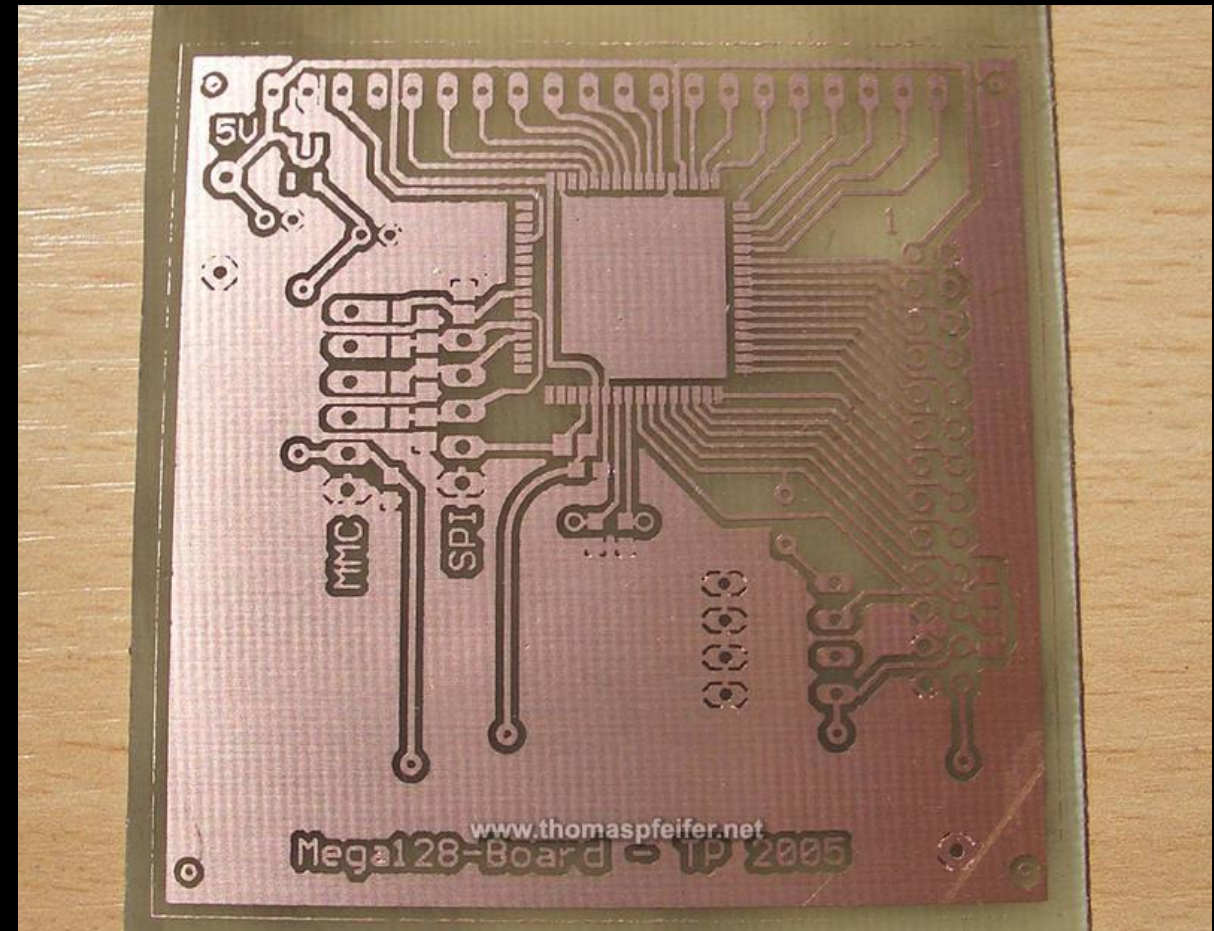
Einbrennen/Verdichten (optional)



Ätzen



Toner entfernen



Ausblick

- Ziel: höhere Packungsdichten der elektr. Module
 - Leiterplatte → dreidimensionale Verbindungslösung (Komponenten in mehreren Schichten horizontal und vertikal zu Schaltkreis verbunden)
 - Dazu: „advanced packaging“ als energieeffiziente Verbindung von neu und alt mit Ausblick auf „all in one“ (elektr., mech. Verbindungen, Kompaktheit, Wärmemanagement, HF, Miniaturisierung, Energieeffizienz etc.)
 - Momentan: Leiterbahnbreiten von 40 μm möglich → < 10 μm
 - Forschung an limitierenden Faktoren wie gezieltes Ätzen und Rauheit der Kupferfolien
- verschwimmende Grenzen zwischen Substrat und Main Board
- Erhöhung der max. Betriebstemperatur

Fragen?

Quellen

- <https://de.wikipedia.org/wiki/Leiterplatte#Geschichte>
- <http://elektronik-kurs.net/elektronik/leiterplatten/>
- <http://elektronik-kurs.net/elektronik/herstellungsverfahren-leiterplatten/>
- <http://service.projektlabor.tu-berlin.de/wordpress/stefan/wp-content/uploads/sites/13/2016/01/Platinenherstellung.pdf>
- <http://www.elektronikpraxis.vogel.de/verbindungstechnik/articles/560593/>
- https://www.fh-muenster.de/fb11/labore/forschung/sensortechnik/downloads/Herstellverfahren_04lq.pdf
- http://thomaspfeifer.net/platinen_aetzen.htm

Bildquellen

- <http://elektronik-kurs.net/wp-content/uploads/2012/12/Bildschirmfoto-2012-12-24-um-22.28.11.png>
- <http://elektronik-kurs.net/wp-content/uploads/2012/12/Bildschirmfoto-2012-12-24-um-22.30.00.png>
- http://www.protelpcb.de/Content/File_Img/S_Product/2016-09-22/201609221534479114749.jpg
- http://ats.net/de/wp-content/uploads/sites/3/2017/05/FlexibleLP_DMP.jpeg
- http://www.q-print.de/cms/upload/bilder/boards/_starrflex.jpg
- <http://www.elektro-spielzeugdoktor.de/bilder-filme-reparaturen/emma-mit-affe-lea/schleifringe1.jpg>
- http://www.harald-sattler.de/assets/images/2011-09-04_IMG_1657_Bildgrosse_ändern.jpg
- <http://elektronik-kurs.net/wp-content/uploads/2012/12/Bildschirmfoto-2012-12-24-um-22.36.33.png>
- <https://upload.wikimedia.org/wikipedia/commons/thumb/c/c3/Cordwoodcircuit.agr.jpg/460px-Cordwoodcircuit.agr.jpg>
- <https://upload.wikimedia.org/wikipedia/de/4/42/Loetleisten2.JPG>
- <http://julianvidal.com/blog/wp-content/uploads/eagle-pcb.png>
- https://cnc-step.de/wp-content/uploads/Platinen_fraesen_cnc_circuit_board_7.jpg
- https://upload.wikimedia.org/wikipedia/commons/thumb/f/f6/Bga_und_via_IMGP4531_wp.jpg/1280px-Bga_und_via_IMGP4531_wp.jpg
- <https://www.mikrocontroller.net/wikifiles/thumb/1/17/Platine-Punkt-Streifenraster.jpg/280px-Platine-Punkt-Streifenraster.jpg>
- http://thomaspfeifer.net/platinen_aetzen.htm