

I²C – Inter-Integrated Circuit

(Two-Wire Interface)

Allgemeines

I²C ist ein Kommunikationsprotokoll, welches mit nur zwei Signalleitungen auskommt: Serial Data (SDA, Datenbus) und Serial Clock (SCL, Taktleitung). Es unterstützt Datengeschwindigkeiten von bis zu 3,4 Mbps.

Das Protokoll wurde vor ca. 20 Jahren von Philips entwickelt und patentiert, weshalb man auch oft die Bezeichnung TWI (Two-Wire Interface) in Datenblättern findet. Es handelt sich dabei um eine (oft) vereinfachte Implementierung der I²C-Hardware, mit der man teure Lizenzkosten vermieden hat.

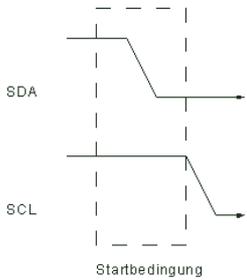
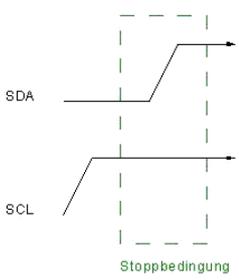
Wichtige Signalformen und -definitionen

Folgende Konventionen müssen bei I²C eingehalten werden:

- bei Datenübertragungen darf SDA den Pegel nicht ändern, wenn SCL = logisch 1
- alle Signale müssen diese Reihenfolge einhalten:



Die Einzelsignale haben dabei folgende Gestalt:

Signalname	Signalform
START	Pegelwechsel von HI auf LO, während SCL auf HI 
ADRESSE	7- oder 10-Bit Adresse eines Slave-Chips, MSB wird zuerst gesendet
R/W	Bitwert, logisch 0: Write, logisch 1: Read
(N)ACK	Receiver zieht SDA für 1 Takt auf LO um zu bestätigen, HI sonst
DATA	8-Bit (1 Byte) Datenwert, MSB wird zuerst gesendet
STOP	Pegelwechsel von LO auf HI, während SCL auf HI 

TWI am ATmega16

Am Atmega16 ist I²C/TWI z.B. als Zustandsmaschine durch Hardware implementiert. Zur Steuerung der Maschine werden folgende Register benötigt:

Register (abbr.)	Registername	Aufgabe
TWBR	TWI Bit Rate Register	Stellt den Prescaler für den Datentakt ein
TWCR	TWI Control Register	Steuert die TWI-Zustandsmaschine im μ C
TWSR	TWI Status Register	Enthält immer den aktuellen Statuscode der Zustandsmaschine
TWDR	TWI Data Register	Hier werden Bytes abgelegt, die gesendet werden sollen oder empfangen wurden
TWAR	TWI Adress Register	Enthält die zugewiesene Bit-Adresse des Chips

Am mega16 können nur 7-Bit Adressen verwendet werden, bei einer Datengeschwindigkeit von 400 kHz (400 Kbps).

Das TWI-Modul enthält bereits Rauschfilter und eine Slew-Rate Control, um die Flankenwechsel abzufachen oder zu versteilern.

Slave Adressen sind frei wählbar. Erkennt der μ C seine Adresse am Dateneingang, kann er außerdem vom Sleep- in den Power-Modus wechseln.

Implementierung

- avr-libc stellt TWI-Headerfiles mit Device-specs. Zur Verfügung (in util)
- ISR für TWI_Vect / TWI Interrupt muss implementiert werden, dabei sollten alle möglichen Zustände abgedeckt werden
- Slave-Adresse kann frei gewählt werden, mit Ausnahme der Sonderadressen (Auszug aus offizieller I²C-Spezifikation, Abweichungen zum mega16 möglich, Datenblatt konsultieren!):

- Codebeispiel der Vorführung ist bei ISIS hochgeladen

Adresse	R/W Bit	Beschreibung
0000000	0	General Call Adresse
0000000	1	Startbyte
0000001	X	CBUS Adresse
0000010	X	Reserviert für ein anderes Busformat
0000011	X	Für zukünftige Erweiterungen reserviert
00001XX	X	Für zukünftige Erweiterungen reserviert
11111XX	X	Für zukünftige Erweiterungen reserviert
11110XX	X	10-Bit Adressierung